

## 明 細 書

薄膜トランジスタとその製造方法、表示装置、酸化膜の改質方法、酸化膜の形成方法、半導体装置、半導体装置の製造方法、および半導体装置の製造装置

## 技術分野

- [0001] 本発明は、例えば、ゲート酸化膜(特に二酸化シリコン膜)などのような、特に高品質・高信頼性が要求される酸化膜の形成に好適な酸化膜形成工程を有する薄膜トランジスタ(TFT)の製造方法およびその利用に関するものである。
- [0002] また、本発明は、酸化膜の形成方法、半導体装置の製造方法および半導体装置の製造装置に関するものであり、より詳細には、例えば、半導体の表面、とりわけシリコン基板等の表面に薄い絶縁膜(二酸化シリコン膜)を低温で形成することに好適な半導体酸化膜の形成方法、半導体装置の製造方法および半導体装置の製造装置に関するものである。

## 背景技術

- [0003] ゲート酸化膜(ゲート絶縁膜)は、TFTを構成する重要な絶縁薄膜である。一般的に、TFTでは、ゲート電極に、比較的高い電圧を印加する。このため、ゲート酸化膜は、完全な絶縁性が要求される。従って、ゲート酸化膜は、リーク電流を起こさないように、ある程度の膜厚(数10〜100nm程度)を有して形成される。もし、リーク電流密度の増大を引き起こせば、デバイスの使用電力の増大、動作温度の上昇、安定性の低下など数々の問題を引き起こすのみならず、リーク電流量がドレイン電流量と同程度になった場合、デバイスの動作自体が危うくなる。
- [0004] このように、ゲート酸化膜は、TFTを備えた各種デバイスの性能(信頼性・特性)に直接影響するため、特に、高品質・高信頼性が要求される。
- [0005] TFTにおけるゲート酸化膜(例えば二酸化シリコン膜)は、通常、CVD法(化学的气相堆積法)によって形成されるのが一般的である。CVD法は、有機シラン、例えばテトラエトキシシラン(TEOS)等を数百℃で熱分解させて、基板上に酸化膜を堆積させることにより、ゲート酸化膜を形成する方法である。

BEST AVAILABLE COPY

- [0006] 上記の方法以外に、酸化物をスパッタ蒸着で形成するスパッタ蒸着法、プラズマ中で基板表面を酸化させるプラズマ酸化法などの酸化膜形成方法が周知である。
- [0007] また、陽極酸化により基板表面を酸化させて酸化膜を形成する陽極酸化法として、例えば、電解質のフッ化水素酸水溶液中でシリコン基板に電圧を印加して、シリコンの多孔質陽極反応膜を形成した後、その多孔質陽極反応膜をシリコンの陽極酸化が可能な電解質、例えば濃磷酸中で陽極酸化を行う方法が知られている(例えば、日本国公開特許公報である特開平3-6826号公報(平成3年(1991年)1月14日公開)、特開昭52-78374号公報(昭和52年(1977年)7月1日公開)、特開2003-133309号公報(平成15年(2003年)5月9日公開)、応用物理 第44巻 第5号 497-506頁 1975年、エレクトロニクス技術全書 MOSデバイス(1973年初版)徳山巍著、124-125頁参照)。
- [0008] 陽極酸化では、電圧印加によってシリコンイオンをシリコン基板の表面に移動させ、シリコン基板表面に二酸化シリコン膜を形成する。そして、二酸化シリコン膜の形成後は、形成した二酸化シリコン膜と電解液との界面(二酸化シリコン膜の表面)で酸化反応を進行させることが目的で、シリコン基板からシリコンイオンを生成させる。さらに、そのシリコンイオンが二酸化シリコン膜中透過して二酸化シリコン膜と電解液との界面(二酸化シリコン膜の表面)に導くために、通常100V以上の大きな電圧の印加を必要とする(エレクトロニクス技術全書 MOSデバイス(1973年初版)徳山巍著、124-125頁)。
- [0009] 一方、本発明者は、電圧印加による電気化学的酸化膜形成方法ではなく、化学的に酸化膜を形成する化学的酸化膜形成方法を提案している(例えば、日本国公開特許公報である、特開2004-47935号公報(平成16年(2004年)2月12日公開)、特開平9-45679号公報(平成9年(1997年)2月14日公開)、特開2002-57154号公報(平成14年(2002年)2月22日公開)、特開2002-64093号(平成14年(2002年)2月28日公開)、J. Applied Physics Letters, 81, 18, pp3410-3412(2002)、および、J. Applied Physics Letters, 94, 11, pp7328-7335(2003))。例えば、シリコンなどの半導体基板の表面に、濃硝酸等の酸化性の強い薬液を用いて、1nm程度の薄い酸化膜を形成することを提案している(上記特開2004-47935号公報)。

- [0010]   ところで、フレキシブルな液晶ディスプレイの製造には、TFTおよびそれを備えたデバイスを薄型化する必要がある。このため、ゲート酸化膜も、高品質なものを均一に形成することによって、絶縁性を維持しつつ、薄膜化が要求される。
- [0011]   さらに、フレキシブルな液晶ディスプレイの製造には、TFTをPET(ポリエチレンテレフタレート)などの有機物の基板上に形成する必要がある。そのためには、TFTを200℃以下の低温で形成しなければならない。
- [0012]   ところが、上記高温酸化法や、CVD法では、ゲート酸化膜を、それぞれ、800℃以上、400℃以上の条件で形成する必要がある。このため、フレキシブルな液晶ディスプレイの製造におけるTFTの形成には不向きである。また、高温熱酸化法では、高温加熱によるドーパントの拡散が起こり、浅い接合が破壊されるという問題もあった。
- [0013]   さらに、CVD法は、基板上に酸化膜を堆積する方法であるため、凹凸や曲面を有する基板に、均一なゲート酸化膜を形成することができない。また、熱酸化性溶液などの直接酸化法によって形成された酸化膜に比較して、悪い膜質となる。それゆえ、完全な絶縁性を有する信頼性の高いゲート酸化膜を形成できない。なお、前述のように、ゲート酸化膜が、絶縁破壊を起こさないために、ある程度の厚さが必要であるのは、ゲート酸化膜の不均一性が原因となっている。
- [0014]   また、CVD法は、大気中に放出すると発火する危険性のある $\text{SiH}_4$ など、取り扱いに注意が必要な多くのガスを使用しなければならない。このため、CVD法を行うには、ガスの導入から排気処理まで、大掛りな設備が必要となる。それゆえ、高品質のゲート酸化膜を、簡便に形成することが望まれている。
- [0015]   従って、品質の高いゲート酸化膜を、均一に形成できれば、従来よりも、ゲート酸化膜の薄膜化が可能となる。
- [0016]   また、従来の陽極酸化法では、シリコン基板のシリコンイオンを、シリコン基板からゲート酸化膜(二酸化シリコン膜)に移動させるために、高い電圧(通常100V以上)が必要となる。具体的には、陽極酸化法では、電解質中でのシリコン基板の表面の二酸化シリコン膜(酸化膜)の成長は、シリコン基板のシリコンイオン( $\text{Si}^+$ )を、シリコン基板-二酸化シリコン膜の界面から、二酸化シリコン膜中を通して、二酸化シリコン膜表面(二酸化シリコン膜-電解質界面)に、移動させ、二酸化シリコン膜表面で酸化反

応が進行して起こる。このため、二酸化シリコン膜が形成され、膜厚が増加するにつれ、シリコン基板に印加する電圧を大きくする必要がある。ところが、電圧を大きくしすぎると、絶縁破壊の原因となるため、比較的厚く良質な二酸化シリコン膜を形成するのは困難である。

[0017] また、陽極酸化法では、電解液中のイオンが酸化膜中に混入するため、高品質の酸化膜を得ることはなかなか困難である。このため、例えば、電気的特性の安定性も不十分である。従って、陽極酸化法で形成した酸化膜によって、目的とする品質を維持するためには、酸化膜を厚くする必要がある。このため、陽極酸化法でも、高品質な酸化膜を形成できない。酸化膜の体積膨張の応力がSi基板にかかるような形状では、応力によって、酸化膜の成長が遅れる場合がある。その結果、応力が集中する部分の酸化膜は、局所的に薄くなる。従って、均一な酸化膜を形成することができず、膜質が悪くなり、リーク電流が起こる。

[0018] ところで、液晶ディスプレイの駆動用スイッチング素子や周辺ドライバLSIには、CGシリコン(連続結晶粒界シリコン)を使ったTFTが使用される。CGシリコンは、熱アニールによって形成されるが、その際に結晶がぶつかり合って、角状の突起が形成される。このため、CGシリコンの表面は、複雑な凹凸形状を有している。このため、そのような複雑な表面に対して、均一に酸化膜を形成する技術が求められている。

[0019] また、一般に製造過程の低温化は、信頼性の低下につながる。例えば、酸化膜形成に一般的に用いられているTEOS酸化(CVD法)では、低温化に伴い、膜質が格段に悪くなり、リーク電流を起こしてしまう。つまり、低温化すると、酸化膜の膜質が一層悪くなる。また、前述のように、複雑な表面に対して、均一な酸化膜形成も困難である。

[0020] このように、フレキシブルな液晶ディスプレイ等の開発では、製造温度の低温化による酸化膜の性能・信頼性の低下をいかに少なくするかが、おける最大の課題となる。

[0021] 一方、半導体装置、とりわけMOSTランジスタを用いる半導体集積回路などでは、高集積化、高密度化に伴う回路要素の微細化で、それに用いられる絶縁膜の性能向上が重要である。

[0022] この種の半導体集積回路では、MOSTランジスタのゲート絶縁膜は、通常、乾燥酸

素や水蒸気などの酸化性気体中800℃以上の高温で加熱処理する、いわゆる高温熱酸化法により形成している。

- [0023] 高温熱酸化法以外には、有機シラン、例えばテトラエトキシシラン(TEOS)等を数百℃で熱分解させて、基板上に酸化膜を堆積させる化学気相成長(CVD)法、酸化物をスパッタ蒸着で形成するスパッタ蒸着法、プラズマ中で基板表面を酸化させるプラズマ酸化法などの酸化膜形成方法が周知である。
- [0024] また、陽極酸化により基板表面を酸化させて酸化膜を形成する陽極酸化法として、例えば、電解質のフッ化水素酸水溶液中でシリコン基板に電圧を印加して、シリコンの多孔質陽極反応膜を形成した後、その多孔質陽極反応膜をシリコンの陽極酸化が可能な電解質、例えば濃磷酸中で陽極酸化を行う方法が知られている(日本国公開特許公報 特開平3-6826号公報(公開日:平成3(1991)年1月14日))。
- [0025] 一方、本発明者は、シリコンなどの半導体基板の表面に、濃硝酸等の酸化性の薬液を用いて、薄い酸化膜を形成することを提案している(日本国公開特許公報 特開2002-64093号公報(公開日:平成14年(2002)年2月28日))。
- [0026] 例えば、シリコン表面に、自然酸化膜を除去した後で、厚さがナノメートル(nm)あるいはそれ以下の極薄の酸化膜を形成することはできても、それを半導体装置の絶縁膜として利用できるような品質の制御された、特に、リーク電流密度の小さいものを得ることはなかなか困難で、薄膜トランジスタ(TFT)のゲート絶縁膜などでは、耐圧維持のために、数ナノメートル(nm)あるいはそれ以上の比較的厚い酸化膜を形成することが求められる。
- [0027] また、液晶ディスプレイなどでフレキシブルな基板、例えばポリエチレンテレフタレート(PET)などの基板を用い、同基板上に薄膜トランジスタ(TFT)を形成する際には、その基板の温度を200℃以下に保つことが必要であり、このような低温の製造工程でも、TFTのゲート絶縁膜など、半導体装置にも実用可能な高品質の絶縁膜形成が求められる。

#### 発明の開示

- [0028] 本発明は、上記の問題に鑑みてなされたものであり、その目的は、特に、絶縁耐性等の特性に優れた高品質なゲート絶縁膜を備えた薄膜トランジスタの製造方法およ

びその利用方法を提供することにある。また、本発明の目的は、PETなどの有機物の基板上にも酸化膜を形成可能な、低温での薄膜トランジスタの製造方法およびその利用方法を提供することにある。

[0029] また、本発明の別の目的は、上記PETなどの基板上に薄膜トランジスタ(TFT)を形成する場合や、MOSTランジスタあるいはそれを用いる大規模集積回路(LSI)などを形成するに際して、そのゲート絶縁膜にも利用できる、低リーク電流密度特性などの性能を持つ高品質の酸化膜を、低温で厚さも制御しながら、半導体の表面に形成することが可能な酸化膜の形成方法、その酸化膜を用いる半導体装置の製造方法およびその半導体装置の製造装置を提供することにある。

[0030] 本発明の薄膜トランジスタの製造方法(本製造方法)は、酸化膜を備えた薄膜トランジスタの製造方法において、表面に化学酸化膜を形成すべき基板を、活性酸化種を含む酸化性溶液に浸漬し、前記基板を直接酸化することにより化学酸化膜を形成する酸化膜形成工程を有することを特徴としている。

[0031] また、本製造方法では、上記酸化膜形成工程が、上記活性酸化種を、酸化性溶液の加熱、あるいは酸化性溶液の電気分解によって形成することを特徴としている。

[0032] また、本製造方法は、上記酸化膜形成工程を、上記基板を、濃度の異なる上記酸化性溶液に浸漬するとともに、上記酸化性溶液の濃度を、低濃度酸化性溶液から高濃度酸化性溶液に変化させることを特徴としている。

[0033] また、本製造方法は、上記低濃度酸化性溶液の濃度が、共沸濃度未満であり、上記高濃度酸化性溶液の濃度が、共沸濃度であることを特徴としている。

[0034] また、本製造方法は、上記酸化膜形成工程を、上記低濃度酸化性溶液を濃縮して、上記高濃度酸化性溶液とすることを特徴としている。

[0035] また、本製造方法は、上記酸化膜形成工程は、上記低濃度酸化性溶液を加熱して、上記高濃度酸化性溶液とすることを特徴としている。

[0036] また、本製造方法は、上記酸化膜形成工程が、上記酸化膜を形成すべき基板に電圧を印加して行うことにより、上記基板表面で、酸化膜を成長させることを特徴としている。

[0037] また、本製造方法は、上記酸化膜を形成すべき基板が、表面に、単結晶シリコン、

多結晶シリコン、非晶質シリコン、連続粒界結晶シリコン、炭化シリコンおよびシリコン・ゲルマニウムから選ばれる少なくとも1つを備えていることを備えていることを形成することを特徴としている。

[0038] また、本製造方法は、上記酸化性溶液が、硝酸、過塩素酸、硫酸、オゾン溶解水、過酸化水素水、塩酸と過酸化水素水との混合溶液、硫酸と過酸化水素水との混合溶液、アンモニア水と過酸化水素水との混合溶液、硫酸と硝酸との混合溶液、王水、および沸騰水の群から選ばれた少なくとも1つの溶液、その気体、またはそれらの混合溶液からなることを特徴としている。

[0039] また、本製造方法は、上記酸化性溶液が、共沸混合物であることを特徴としている。

[0040] また、本製造方法は、上記酸化性溶液が、水との共沸混合物である共沸硝酸(共沸濃度68%)、水との共沸混合物である共沸硫酸、および水との共沸混合物である共沸過塩素酸(共沸濃度71%)の群から選ばれた少なくとも1つの溶液からなることを特徴としている。

[0041] また、本製造方法は、上記酸化膜形成工程は、200℃以下の温度で行うことを特徴としている。

[0042] また、本製造方法は、上記化学酸化膜を形成後、その化学酸化膜上に、さらに絶縁膜を形成する工程を有することを特徴としている。

[0043] また、本製造方法は、上記酸化膜形成工程は、共沸濃度未満の酸化性溶液に基板を浸漬することにより第1酸化膜を形成する工程と、上記共沸濃度未満の酸化性溶液に基板を浸漬させた状態で、上記共沸濃度未満の酸化性溶液を、共沸濃度(共沸状態に至るまで加熱した後、共沸濃度を維持する)に濃縮することにより、第1酸化膜上に第2酸化膜を形成する工程とを含むことを特徴としている。

[0044] また、本製造方法は、上記化学酸化膜を形成すべき基板が、表面に、炭化シリコンを備えていることを特徴としている。この場合、化学酸化膜を形成すべき基板が、炭化シリコンであってもよい。

[0045] また、本製造方法は、上記酸化性溶液が、硝酸であることを特徴としている。

[0046] また、本製造方法は、上記酸化膜形成工程の後に、上記化学酸化膜を窒化処理

する工程を含むことを特徴としている。

- [0047] 上記の各構成によれば、酸化膜を形成すべき基板を、活性酸化種を含む酸化性溶液に浸漬している。活性酸化種の酸化力は強いため、その溶液に浸漬した基板上の化学酸化膜を形成すべき領域は、活性酸化種によって直接酸化される。これにより、その領域には、化学酸化膜が形成される。このように、上記の構成では、基板を酸化性溶液に浸漬して化学酸化膜を形成している。このため、基板の表面が凹凸や曲面を有していても、酸化性溶液は、均一に基板表面に行き渡る。これにより、化学酸化膜を形成すべき全領域に渡って、膜厚が均一な化学酸化膜を形成できる。
- [0048] さらに、上記の構成では、化学酸化膜が、化学酸化膜を形成すべき基板方向に成長する。このため、化学酸化膜と基板との界面が常に変化しながら、化学酸化膜が形成されることにより、その界面を清浄にすることができる。
- [0049] 従って、信頼性の高い高品質な化学酸化膜を備えた高性能な薄膜トランジスタを製造できる。
- [0050] 薄膜トランジスタにおいて、ゲート酸化膜の膜質は、薄膜トランジスタの電気特性や信頼性を決定する重要な役割を担っている。すなわち、薄膜トランジスタにおいて、完全な絶縁性が要求されるゲート酸化膜は、TFTを備えた各種デバイスの性能(信頼性・特性)に直接影響するため、特に、高品質・高信頼性が要求される。従って、上記の酸化膜形成工程によって、ゲート酸化膜を形成することによって、絶縁耐性等の特性に優れた信頼性の高い高品質なゲート酸化膜を形成できる。このため、ゲート酸化膜の薄膜化が可能である。また、それに伴い、薄膜トランジスタの薄型化も可能である。
- [0051] さらに、上記の構成では、酸化力の強い活性酸化種を含む酸化性溶液によって、化学酸化膜を形成しているため、例えば、200℃以下の温度であっても、化学酸化膜の形成が可能である。従って、フレキシブルな基板(例えば、プラスチック;ポリエチレンテレフタレート(PET))を有する液晶ディスプレイの製造にも適用可能な、薄膜トランジスタを製造できる。これにより、例えば、プラスチック基板上でも閾値の低いプラスチック薄膜トランジスタを製造できる。
- [0052] 本発明の薄膜トランジスタは、前記いずれかの薄膜トランジスタの製造方法によつ



て得られた薄膜トランジスタであって、酸化性溶液によって酸化されて形成された化学酸化膜を備えていることを特徴としている。これにより、高品質な酸化膜(特にゲート酸化膜)を備えているため、高性能な薄膜トランジスタとなる。

[0053] また、本発明の薄膜トランジスタは、上記化学酸化膜は、基板側が、原子密度の高い膜になっていることを特徴としている。

[0054] また、本発明の薄膜トランジスタは、上記化学酸化膜は、ゲート酸化膜であることを特徴としている。

[0055] 本発明の表示装置(本表示装置)は、前記薄膜トランジスタを備えていることを特徴としている。これにより、例えば、薄膜トランジスタをスイッチング素子として備えることにより、表示装置のスイッチング特性が向上する。

[0056] さらに、本表示装置においては、スイッチング素子を駆動する駆動回路を備え、上記の薄膜トランジスタを、その駆動回路を構成する薄膜トランジスタとして用い、それらのスイッチング素子および薄膜トランジスタが同時に形成されることが好ましい。

[0057] 駆動回路を構成するトランジスタをも、上記の薄膜トランジスタで構成することにより、表示装置の製造工程の削減を図れる。

[0058] なお、表示装置は、マトリクス型の表示装置であることが好ましい。また、「表示装置」とは、画像表示用の液晶ディスプレイ、有機ELディスプレイ、フラットパネルディスプレイなどの各種ディスプレイを示している。

[0059] また、本製造方法の利用方法の1つである本発明の酸化膜の改質方法は、膜厚が不均一な酸化膜に対して、上記いずれかの酸化膜形成工程を行うことによって、上記酸化膜の膜質を改善する(膜厚が不均一な酸化膜の膜厚を均一にする)ことを特徴としている。

[0060] 上記酸化膜の改質方法は、膜質が不均一な酸化膜に対して、上記いずれか1項に記載の酸化膜形成工程を行うことによって、上記酸化膜の膜質を改善する(膜質が不均一な酸化膜の膜質を均一にする)ものであってもよい。

[0061] 上記の各構成によれば、本製造方法における酸化膜形成工程によって、膜厚(または膜質)が不均一な酸化膜を処理している。これにより、活性酸化種を含む溶液によって、不均一な酸化膜を酸化し、均一な化学酸化膜を形成できる。従って、信頼性

の高い高品質な化学酸化膜を形成できる。

- [0062] なお、このような酸化膜の改質方法は、例えば、従来の方法(特にCVD法)によって形成された酸化膜に対して行うことが好ましい。また、CVD法は堆積によって酸化膜を形成するため、形成された酸化膜の膜厚および膜質は、不均一である。そこで、このような不均一な酸化膜に対して、酸化膜形成工程の処理を行うことにより、均一な化学酸化膜とすることができる。これにより、膜厚および膜質が不均一であることが原因となる、絶縁破壊やリーク電流密度の増大などの各種特性を改善し、それらの特性に優れた信頼性の高い高品質な化学酸化膜を形成できる。
- [0063] 例えば、CGシリコンは、熱アニールによって形成されるが、その際に結晶がぶつかり合って、角状の突起が形成される。このため、CGシリコンの表面は、複雑な凹凸形状を有している。そこで、このような凹凸形状(突起)を有する複雑な表面に対して、上記酸化膜の改質方法を実施すれば、膜厚および膜質が均一な酸化膜を形成することができる。
- [0064] また、上記酸化膜の改質方法を実施する前処理(前酸化)を行うことにより、酸化膜の改質を実施した後、通常の酸化膜形成工程(公知または本発明にかかる酸化膜形成工程)を実施することによって、化学酸化膜の膜厚および膜質の改善ともに、信頼性の高い高品質な化学酸化膜を形成することができる。
- [0065] また、例えば、炭素などの不純物を含む不均一層に対して、上記の方法を行うことによって、均一な化学酸化膜を形成することができる。
- [0066] 本発明の酸化膜の形成方法(本形成方法)は、上記の課題を解決するために、半導体に共沸濃度未満の酸化性溶液またはその気体を接触させることにより、上記半導体表面に第1の化学酸化膜を形成する工程と、第1の化学酸化膜を形成した半導体に、共沸濃度の酸化性溶液またはその気体よりも高濃度の酸化性溶液またはその気体を接触させることにより、第2の化学酸化膜を形成する工程とを有することを特徴としている。
- [0067] また、本形成方法は、半導体の表面に低濃度の酸化性溶液またはその気体を作用させることにより、上記半導体表面に第1の化学酸化膜を形成する工程と、高濃度の酸化性溶液またはその気体を作用させることにより、上記第1の化学酸化膜上に第2

の化学酸化膜を形成する工程とを有することを特徴とするものともいえる。

[0068] なお、「第1の化学酸化膜上に第2の化学酸化膜を形成する」とは、第1の化学酸化膜と第2の化学酸化膜との積層構造を示すものではなく、組成が同じであって、原子密度が分布した膜構造となっていることを示している。

[0069] また、本形成方法では、第2の化学酸化膜の厚さを、第1の化学酸化膜よりも厚く形成するものであってもよい。

[0070] また、本形成方法では、上記第1の化学酸化膜および第2の化学酸化膜を形成する工程は、上記半導体を上記酸化性溶液に浸漬して行うことが好ましい。

[0071] また、本形成方法では、上記半導体が、単結晶シリコン、多結晶シリコン、非晶質シリコン、炭化シリコンおよびシリコン・ゲルマニウムから選ばれる少なくとも1つであって、上記第1の化学酸化膜および第2の化学酸化膜が、シリコンの酸化膜であることが好ましい。

[0072] また、本形成方法では、上記高濃度の酸化性溶液またはその気体が、共沸濃度の酸化性溶液またはその気体であることが好ましい。

[0073] また、本形成方法では、上記酸化性溶液またはその気体が、硝酸、過塩素酸、硫酸、オゾン溶解水、過酸化水素水、塩酸と過酸化水素水との混合溶液、硫酸と過酸化水素水との混合溶液、アンモニア水と過酸化水素水との混合溶液、硫酸と硝酸との混合溶液、王水、および沸騰水の群から選ばれた少なくとも1つの溶液、その気体、またはそれらの混合物からなることが好ましい。

[0074] また、本形成方法では、上記低濃度の酸化性溶液またはその気体が、硝酸水溶液、硫酸水溶液および過塩素酸水溶液の群の少なくとも1つで共沸濃度未満の濃度の溶液またはその気体から選ばれ、上記高濃度の酸化性溶液またはその気体が、上記水溶液群中の少なくとも1つで共沸濃度の溶液またはその気体から選ばれることが好ましい。

[0075] また、本形成方法では、上記半導体の表面に化学酸化膜を形成した後、上記化学酸化膜を窒化処理する工程を含むことが好ましい。

[0076] 本発明の半導体装置の製造方法(本製造方法)は、上記の課題を解決するために、上記いずれかに記載の酸化膜の形成方法によって化学酸化膜を形成する酸化膜

形成工程を有することを特徴としている。

[0077] すなわち、例えば、本製造方法は、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、上記半導体表面に第1の化学酸化膜を形成する工程及び高濃度の酸化性溶液またはその気体を作用させて上記第1の化学酸化膜上に第2の化学酸化膜を形成する工程をそなえたことを特徴としている。

[0078] また、本製造方法では、上記低濃度の酸化性溶液またはその気体が、硝酸、過塩素酸、硫酸から選ばれた少なくとも1つと水との混合物の群から選ばれて共沸濃度より低い濃度範囲に選定され、上記高濃度の酸化性溶液またはその気体が、上記混合物の群中から選ばれて上記低濃度の濃度範囲の設定値を超えた高濃度に選定されることが好ましい。

[0079] また、本製造方法では、上記高濃度の酸化性溶液またはその気体が、水との共沸混合物である共沸硝酸、水との共沸混合物である共沸硫酸、および水との共沸混合物である共沸過塩素酸の群から選ばれた少なくとも1つの溶液またはその気体からなることが好ましい。

[0080] また、本製造方法では、上記半導体が単結晶シリコン、多結晶シリコン、非晶質シリコン、炭化シリコンおよびシリコン・ゲルマニウムから選ばれる少なくとも1つからなることが好ましい。

[0081] また、本製造方法では、上記半導体の表面に化学酸化膜を形成した後、上記化学酸化膜を窒化処理する工程を含むことが好ましい。

[0082] また、本製造方法では、上記半導体の表面に化学酸化膜を形成した後、または、上記化学酸化膜を窒化処理した後、化学気相成長(CVD)による酸化膜、窒化シリコン膜、高誘電体膜および強誘電体膜の少なくとも一つの被膜を形成する工程を有することが好ましい。

[0083] 本発明の半導体装置は、上記いずれかの半導体装置の製造方法によって得られたものであつて、上記酸化性溶液によって半導体が酸化された化学酸化膜を備えていることを特徴としている。

[0084] 本発明の半導体装置の製造装置は、上記の課題を解決するために、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、上記半導体表面に第1の

化学酸化膜を形成する機能および高濃度の酸化性溶液またはその気体を作用させて上記第1の化学酸化膜上に第2の化学酸化膜を形成する機能を備えていることを特徴としている。

- [0085] すなわち、本製造装置は、半導体表面に化学酸化膜を形成する酸化膜形成部を有する半導体装置の製造装置において、上記酸化膜形成部が、上記いずれかに記載の酸化膜の形成方法(本形成方法)、または、上記いずれかに記載の半導体装置の製造方法(本製造方法)によって、半導体表面で化学酸化膜を形成する機能を有することを特徴とする半導体装置の製造装置。
- [0086] 上記各方法・各構成によると、低濃度(好ましくは共沸濃度未満)の酸化性溶液またはその気体を用いて、半導体表面に第1の化学酸化膜を形成した後、より高濃度(好ましくは共沸濃度)の酸化性溶液またはその気体を用いて、さらに第2の化学酸化膜を形成している。第1の化学酸化膜の密度は低く、これが酸化触媒的に働く結果、第2の化学酸化膜の形成が可能になると考えられる。高濃度酸化性溶液または気体を用いて酸化することによって、酸化膜の密度は増加する。これにより、最終的に形成された第1の化学酸化膜および第2の化学酸化膜から構成される酸化膜を、低リーク電流密度特性などの性能を持つ高品質の酸化膜とすることができる。また、低温(例えば200℃以下)での酸化膜の形成も可能である。さらに、高濃度の酸化性溶液またはその気体の濃度を調節することによって、第2の化学酸化膜の膜厚の制御も容易となる。
- [0087] このように、第1の化学酸化膜および第2の化学酸化膜を段階的に形成し、かつ、第1の化学酸化膜の原子密度を低くして、第1の化学酸化膜よりも第2の化学酸化膜の膜厚を厚くすることによって、所望の厚さの高品質の化学酸化膜を、低温で、しかも半導体表面に均一に形成することが可能である。すなわち、化学酸化膜の膜質を向上でき、リーク電流密度の低い高品質の化学酸化膜を形成できる。また、このような高品質の化学酸化膜を備えた高性能な半導体装置を提供することもできる。
- [0088] 以上のように、本発明の酸化膜の形成方法によれば、半導体に第1の化学酸化膜を形成した後、第2の化学酸化膜を形成するため、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、上記半導体表面に第1の化学酸化膜を形成する

工程および高濃度の酸化性溶液またはその気体を作用させて上記第1の化学酸化膜上に第2の化学酸化膜を形成する工程をそなえたことで、低温で高品質の上記化学酸化膜を所望の厚い被膜に形成することができる。

[0089] 本発明の半導体装置の製造方法によれば、半導体に第1の化学酸化膜を形成した後、第2の化学酸化膜を形成するため、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、上記半導体表面に第1の化学酸化膜を形成する工程及び高濃度の酸化性溶液またはその気体を作用させて上記第1の化学酸化膜上に第2の化学酸化膜を形成する工程をそなえたことにより、上記第1の化学酸化膜を含む所定の厚い被膜を持った半導体装置を製造することができる。

[0090] 本発明の半導体装置の製造装置によれば、半導体に第1の化学酸化膜を形成した後、第2の化学酸化膜を形成するため、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、上記半導体表面に第1の化学酸化膜を形成する機能および高濃度の酸化性溶液またはその気体を作用させて上記第1の化学酸化膜上に第2の化学酸化膜を形成する機能をそなえたことにより、上記半導体を含む基体上に上記第1の化学酸化膜を含めた所定の厚い被膜の絶縁膜を形成して、高性能かつ安定な特性の半導体装置を製造することができる。

[0091] なお、本発明を以下のように表現することもできる。

[0092] [1]本発明の酸化膜の形成方法は、半導体の表面に低濃度の酸化性溶液またはその気体(酸化性気体)を作用させて、上記半導体表面に第1の化学酸化膜を形成する工程および高濃度の酸化性溶液またはその気体を作用させて上記第1の化学酸化膜上に第2の化学酸化膜を形成する工程をそなえたことを特徴とする。

[0093] [2]本発明の酸化膜の形成方法は、上記[1]記載の酸化膜の形成方法において、上記半導体が単結晶シリコン、多結晶シリコン、非晶質シリコン、炭化シリコンおよびシリコン・ゲルマニウムから選ばれる少なくとも1つであって、上記化学酸化膜の主体がシリコンの酸化膜からなることを特徴とする。

[0094] [3]本発明の酸化膜の形成方法は、上記[1]に記載の酸化膜の形成方法において、上記低濃度の酸化性溶液またはその気体が、硝酸水溶液、硫酸水溶液および過塩素酸水溶液の群の少なくとも1つで共沸濃度未満の濃度の溶液またはその気体

から選ばれ、上記高濃度の酸化性溶液またはその気体が、上記水溶液群中の少なくとも1つで共沸濃度の溶液またはその気体から選ばれたことを特徴とする。

- [0095] [4]本発明の酸化膜の形成方法は、上記[1]～[4]のいずれか1つに記載の酸化膜の形成方法において、上記半導体の表面に化学酸化膜を形成した後、上記化学酸化膜を窒化処理する工程を含むことを特徴とする。
- [0096] [5]本発明の半導体装置の製造方法は、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、上記半導体表面に第1の化学酸化膜を形成する工程及び高濃度の酸化性溶液またはその気体を作用させて上記第1の化学酸化膜上に第2の化学酸化膜を形成する工程をそなえたことを特徴とする。
- [0097] [6]本発明の半導体装置の製造方法は、上記[5]に記載の半導体装置の製造方法において、上記低濃度の酸化性溶液またはその気体が、硝酸、過塩素酸、硫酸から選ばれた少なくとも1つと水との混合物の群から選ばれて共沸濃度より低い濃度範囲に選定され、上記高濃度の酸化性溶液またはその気体が、上記群中から選ばれて上記低濃度の濃度範囲の設定値を超えた高濃度に選定されることを特徴とする。
- [0098] [7]本発明の半導体装置の製造方法は、上記[5]または[6]のいずれか1つに記載の半導体装置の製造方法において、上記高濃度の酸化性溶液または酸化性気体が、水との共沸混合物である共沸硝酸、水との共沸混合物である共沸硫酸、および水との共沸混合物である共沸過塩素酸の群から選ばれた少なくとも1つの溶液またはその気体からなることを特徴とする。
- [0099] [8]本発明の半導体装置の製造方法は、上記[5]～[7]のいずれか1つに記載の半導体装置の製造方法において、上記半導体が単結晶シリコン、多結晶シリコン、非晶質シリコン、炭化シリコンおよびシリコン・ゲルマニウムから選ばれる少なくとも1つからなることを特徴とする。
- [0100] [9]本発明の半導体装置の製造方法は、上記[5]～[8]のいずれか1つに記載の半導体装置の製造方法において、上記半導体の表面に化学酸化膜を形成した後、上記化学酸化膜を窒化処理する工程を含むことを特徴とする。
- [0101] [10]本発明の半導体装置の製造方法は、上記[5]～[9]のいずれか1つに記載の半導体装置の製造方法において、上記半導体の表面に化学酸化膜を形成した後

または上記化学酸化膜を窒化処理した後、化学気相成長(CVD)による酸化膜、窒化シリコン膜、高誘電体膜および強誘電体膜の少なくとも一つの被膜を形成する工程をそなえたことを特徴とする。

[0102] [11]本発明の半導体装置の製造装置は、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、上記半導体表面に第1の化学酸化膜を形成する機能および高濃度の酸化性溶液またはその気体を作用させて上記第1の化学酸化膜上に第2の化学酸化膜を形成する機能をそなえたことを特徴とする。

[0103] 上記本発明の酸化膜の形成方法によると、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、上記半導体表面に第1の化学酸化膜を形成する工程および高濃度の酸化性溶液またはその気体を作用させて上記第1の化学酸化膜上に第2の化学酸化膜を形成する工程をそなえたことで、低温で高品質の上記化学酸化膜を所望の厚い被膜に形成することができる。

[0104] 上記本発明の半導体装置の製造方法によると、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、上記半導体表面に第1の化学酸化膜を形成する工程及び高濃度の酸化性溶液またはその気体を作用させて上記第1の化学酸化膜上に第2の化学酸化膜を形成する工程をそなえたことにより、上記第1の化学酸化膜を含む所定の厚い被膜を持った半導体装置を製造することができる。

[0105] 上記本発明の半導体装置の製造装置によると、半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、上記半導体表面に第1の化学酸化膜を形成する機能および高濃度の酸化性溶液またはその気体を作用させて上記第1の化学酸化膜上に第2の化学酸化膜を形成する機能をそなえたことにより、上記半導体を含む基体上に上記第1の化学酸化膜を含めた所定の厚い被膜の絶縁膜を形成して、高性能かつ安定な特性の半導体装置を製造することができる。

[0106] 本発明のさらに他の目的、特徴、および優れた点は、以下に示す記載によって十分わかるであろう。また、本発明の利益は、添付図面を参照した次の説明で明白になるであろう。

#### 図面の簡単な説明

[0107] [図1]本発明実施の一形態の薄膜トランジスタの断面図である。



[図2(a)]図1の薄膜トランジスタの製造工程を示す断面図である。

[図2(b)]図1の薄膜トランジスタの製造工程を示す断面図である。

[図2(c)]図1の薄膜トランジスタの製造工程を示す断面図である。

[図2(d)]図1の薄膜トランジスタの製造工程を示す断面図である。

[図2(e)]図1の薄膜トランジスタの製造工程を示す断面図である。

[図2(f)]図1の薄膜トランジスタの製造工程を示す断面図である。

[図3]2段階酸化によって製造した薄膜トランジスタの容量(C)－電圧(V)特性図である。

[図4]2段階酸化によって製造した薄膜トランジスタにおけるゲート酸化膜( $\text{SiO}_2$ 膜)のXPSスペクトル特性図である。

[図5]2段階酸化によって製造したゲート酸化膜として $\text{SiO}_2$ 膜を持つ薄膜トランジスタのI－V特性図である。

[図6]2段階酸化によって製造した薄膜トランジスタのC－V特性図である。

[図7]2段階酸化によって製造した薄膜トランジスタのC－V特性図である。

[図8]2段階酸化によって製造した薄膜トランジスタにおけるゲート酸化膜( $\text{SiO}_2$ 膜)の成長膜厚－時間特性図である。

[図9]2段階酸化法に使用した製造装置の主要部概略断面図である。

[図10]本発明の実施の一形態に係る電圧印加法に使用した製造装置の主要部構成を示す概略断面図である。

[図11]電圧印加法によって製造した薄膜トランジスタにおける容量(C)と電圧(V)との関係を示すグラフである。

[図12]電圧印加法によって製造した薄膜トランジスタにおけるゲート酸化膜( $\text{SiO}_2$ 膜)成長膜厚と時間との関係を示すグラフである。

[図13]電圧印加法によって製造した薄膜トランジスタにおける電流と電圧との関係を示すグラフである。

[図14]電圧印加法によって製造した薄膜トランジスタにおけるリーク電流密度と $\text{SiO}_2$ 膜厚との相関を示すグラフである。

[図15]電圧印加法によって製造した薄膜トランジスタにおける電流と電圧との関係、

および、容量と電圧との関係を示すグラフである。

[図16]図15の薄膜トランジスタにおけるゲート酸化膜を200℃で加熱処理後電極を形成した場合の電流と電圧との関係を示すグラフである。

[図17]図16の薄膜トランジスタにおける容量と電圧との関係を示すグラフである。

[図18]図15の薄膜トランジスタのゲート酸化膜を600℃で加熱処理後電極を形成した場合の容量と電圧との関係を示すグラフである。

[図19]図18の薄膜トランジスタにおける電流と電圧との関係を示すグラフである。

[図20]本発明実施の一形態の他の薄膜トランジスタの断面図である。

[図21]本発明実施の形態で使用した製造装置の主要部概略断面図である。

[図22(a)]本発明実施の形態でのMOSキャパシタ製造工程フロー断面図である。

[図22(b)]本発明実施の形態でのMOSキャパシタ製造工程フロー断面図である。

[図22(c)]本発明実施の形態でのMOSキャパシタ製造工程フロー断面図である。

[図22(d)]本発明実施の形態でのMOSキャパシタ製造工程フロー断面図である。

[図22(e)]本発明実施の形態でのMOSキャパシタ製造工程フロー断面図である。

[図22(f)]本発明実施の形態でのMOSキャパシタ製造工程フロー断面図である。

[図23]本発明実施の形態で得たMOSキャパシタの容量(C)ー電圧(V)特性図である。

[図24]SiO<sub>2</sub>膜のXPSスペクトル特性図である。

[図25]SiO<sub>2</sub>膜を持つMOS構造ダイオードでのI-V特性図である。

[図26]MOS構造ダイオードでのC-V特性図である。

[図27]MOS構造ダイオードでのC-V特性図である。

[図28]SiO<sub>2</sub>膜の成長膜厚ー時間特性図である。

[図29]連続酸化によって製造した薄膜トランジスタにおけるゲート酸化膜(SiO<sub>2</sub>膜)の酸化時間と膜厚との関係を示すグラフである。

[図30]連続酸化または不連続酸化によって製造した薄膜トランジスタにおけるゲート酸化膜(SiO<sub>2</sub>膜)のXPSスペクトル特性図である。

発明を実施するための最良の形態

[0108] 以下、本発明を、実施の形態により、図面を参照して詳細に述べる。

[0109] 〔実施の形態1〕

以下、本発明の実施の形態について、図1～図20に基づいて説明する。なお、本発明はこれに限定されるものではない。

[0110] 以下では、本発明の実施の形態として、フレキシブルな液晶ディスプレイやIC等に適用する薄膜トランジスタ(TFT)を例に挙げて説明する。本発明の薄膜トランジスタの製造方法(本製造方法)は、活性酸化種を含む溶液に、ゲート酸化膜(化学酸化膜)を形成すべき基板を浸漬して、その基板表面を直接酸化することにより、品質の高い酸化膜を均一に形成する方法である。

[0111] まず、フレキシブルな液晶ディスプレイやIC等に適用するTFTを製造時の問題点について説明する。

[0112] フレキシブルな液晶ディスプレイ等を製造するためには、PETなどの有機物の基板上にTFTを形成する必要がある。このような有機物の基板の融点は低く、高くても200℃である。従って、フレキシブルな液晶ディスプレイ等を製造するには、TFTを200℃以下の低温で形成しなければならない。

[0113] TFTにおいて、ゲート酸化膜は、TFTを備えた各種デバイスの性能に影響する重要な酸化膜である。従来、ゲート酸化膜は、CVD法による堆積により形成されている。また、CVD法の低温化も図られている。現在、最も低温のCVD法は、テトラエトキシシラン(TEOS)にオゾンを添加する方法である。この方法では、300℃～400℃での酸化膜形成が可能である。従って、CVD法では、TFTを200℃以下の低温で形成できない。

[0114] また、TFTでは、ゲート電極に、比較的高い電圧を印加する。このため、ゲート酸化膜は、完全な絶縁性が要求される。ゲート酸化膜を形成する基板表面は、種々の微細なパターンが形成されており、凹凸を有している(平坦ではない)。前述のように、CVD法は、堆積によってゲート酸化膜を形成する。このため、CVD法によって、凹凸形状の基板にゲート酸化膜を形成すると、酸化膜の堆積状態が異なってしまう。その結果、形成されたゲート酸化膜は、不均一となる。このため、形成されたゲート酸化膜は、完全な絶縁性を確保できず、リーク電流密度が増大する。すなわち、CVD法によって形成されたゲート酸化膜は、品質や信頼性が低い。

- [0115] このため、従来のCVD法によるTFTのゲート酸化膜は、絶縁破壊を起こさず、完全な絶縁性を確保するために、ある程度の厚さが必要となる。フレキシブルな液晶ディスプレイとして、例えば、シート状の液晶ディスプレイを製造するには、当然、TFTの薄膜化も要求される。このためには、ゲート酸化膜の薄膜化を行う必要がある。
- [0116] ところが、CVD法に形成されたゲート酸化膜を、現状よりも薄くすると、完全な絶縁性を確保できない。従って、CVD法によって形成されたゲート酸化膜を、これ以上薄膜化することはできない。
- [0117] このように、CVD法では、高品質のゲート酸化膜を形成できないばかりか、200℃以下の低温でゲート酸化膜を形成することもできない。
- [0118] 従って、フレキシブルな液晶ディスプレイ等を製造するためには、ゲート酸化膜形成の低温化・均一化・高品質化が重要になる。
- [0119] このようなTFTを製造するために、本発明の薄膜トランジスタの製造方法(本製造方法)は、活性酸化種を含む酸化性溶液に、ゲート酸化膜(化学酸化膜)を形成すべき基板を浸漬することによって、その基板を直接酸化することにより、200℃以下の低温であっても、品質の高い酸化膜を均一に形成している。すなわち、本発明の薄膜トランジスタは、品質の高い酸化膜を備えた高性能な薄膜トランジスタである。
- [0120] 次に、本発明のTFTの構成について説明する。
- [0121] 図1に示すように、本実施の形態に係る薄膜トランジスタ1は、被処理基板2上に、ソース電極6、ドレイン電極7およびこれらに接続される半導体層5が形成され、ゲート酸化膜4を介して、その上にゲート電極3が形成されるスタガ型の構造をなしている。また、薄膜トランジスタ1は、例えば、表示装置に用いる場合、ドレイン電極7に接続されるゲート電極3がゲート酸化膜4上に形成される。さらに、この薄膜トランジスタ1には、半導体層5、ソース電極6および覆う保護膜9が形成されている。
- [0122] 薄膜トランジスタ1では、半導体層5を介して、ソース電極6・ドレイン電極7間に電流を流す。このため、半導体層5とゲート酸化膜4との界面を、清浄にすることが重要である。
- [0123] 薄膜トランジスタ1では、ゲート酸化膜4が、半導体層5を直接酸化することにより形成された化学酸化膜から形成されていることを特徴としている。ゲート酸化膜4は、例

えば、後述の製造例のように、半導体層5方向に化学酸化膜を形成しているため、常に、半導体層5とゲート酸化膜4との界面が清浄である。また、ゲート酸化膜4は、半導体層5の表面の状態に関係なく、均一に形成されたものであるため、信頼性の高い高品質である。

[0124] ゲート酸化膜4は、第1酸化膜(第1の化学酸化膜)4aおよび第2酸化膜(第2の化学酸化膜)を含んでいる。ゲート酸化膜4の形成については後述する。ゲート酸化膜4は、半導体層5の材料が酸化された酸化物である。すなわち、通常、第1酸化膜4aと第2酸化膜4bとの組成は同じであり、各絶縁膜の区別はできない。ここでは、説明の都合上、第1酸化膜4aと第2酸化膜4bとを区別している。ただし、後述のように、第1酸化膜4aと第2酸化膜4bとは、濃度の異なる酸化性溶液で形成されたものであるため、原子密度が異なる。このように、ゲート酸化膜4は、組成は同じであるが、原子密度が分布した構造となっている。すなわち、ゲート酸化膜4は、相対的に原子密度の低い第1酸化膜4aと、原子密度の高い第2酸化膜4bとを含んでいる。そして、被処理基板2に、近い側に、原子密度の高い第2酸化膜4bが形成されている。第2酸化膜4bは、半導体層5上に積層されて、半導体層5と界面を形成している。

[0125] 半導体層5は、単結晶シリコン、多結晶シリコン、非晶質シリコン、連続粒界結晶シリコン、炭化シリコンおよびシリコン・ゲルマニウムなどのように、シリコンを含有するものが好適である。

[0126] 特に、半導体層5として、多結晶シリコンを用いた、多結晶シリコンTFTでは、ドライバ回路などの周辺回路を、被処理基板2上に集積できる。このため、半導体層5は、多結晶シリコンからなることが好ましい。

[0127] ここで、上記のように構成される薄膜トランジスタ1の製造方法を、図2の製造工程図を用いて説明する。なお、以下では、薄膜トランジスタ1の半導体層5が多結晶シリコンである多結晶シリコンTFTの製造方法について説明する。本製造方法において、特徴的な工程は、ゲート酸化膜4を形成する工程(酸化膜形成工程;図2(c)(d))である。

[0128] まず、被処理基板2に、スパッタリング法により、例えば、ITO(Indium Tin Oxide)などを成膜し、そのITO膜に、フォトリソグラフィおよびエッチング液(塩酸+硝酸)によ

るウェットエッチングを行うことで、ソース電極6、ドレイン電極7および絵素電極8を同時に形成する(図2(a))。被処理基板2は、絶縁性を有していればよく、プラスチック製の基板等のフレキシブルな基板や、フレキシブルな基板でなくても、他にもガラス基板、石英、シリコン基板等も用いられる。

[0129] 続いて、半導体材料として、多結晶シリコン51をCVD法により形成する(図2(b))。なお、形成した多結晶シリコン51表面に、自然酸化膜が形成されているときは、よく知られているRCA洗浄方法、すなわちアンモニア過酸化水素系水溶液で洗浄した後、濃度0.5%(容量比、以下、vol.と記す)の希フッ酸溶液に約5分間浸漬することが好ましい。これにより、自然酸化膜を完全に除去し、多結晶シリコン表面が清浄な状態になる。これにより、後続する化学酸化膜の膜質も向上する。

[0130] 次に、多結晶シリコンを形成した被処理基板2を、酸化性溶液に浸漬する。この工程では、多結晶シリコンを、酸化性溶液から生成する酸化種によって直接酸化し、二酸化シリコン膜41の薄膜を形成する(図2(c))。なお、この場合、多結晶シリコンを形成した被処理基板2が、化学酸化膜を形成すべき基板となる。なお、「直接酸化」とは、例えば、多結晶シリコン51自身を、酸化性溶液の酸化種によって、酸化して化学酸化膜を形成することを示しており、CVD法のように、堆積によって酸化膜を形成するものではない。

[0131] 続いて、さらに、多結晶シリコン51を酸化種によって酸化し、二酸化シリコン膜41を被処理基板2方向に二酸化シリコン膜42を成長させる(図2(d))。なお、図2(d)では、最初に形成された二酸化シリコン膜41と成長した二酸化シリコン膜42とを区別するために、別の符号を付している。

[0132] 続いて、ゲート電極3となるゲート電極材の膜をスパッタリング法によって成膜した後、その膜上に、ゲートパターンのレジストをフォトリソグラフィにて形成する。その後、パターニングして、ゲート電極3と、ゲート絶縁膜4と、半導体膜5とを形成する(図2(e))。ゲート電極材には、例えば、多結晶シリコン、非晶質シリコン、連続粒界結晶シリコン(CGシリコン)、金属(Al, Ti, Taなど)などが用いられる。

[0133] 最後に、P-CVD法によって、窒化シリコン薄膜を成膜し、この窒化シリコン薄膜における絵素電極8上と端子部パッド(図示せず)上の部分をフォトリソグラフィおよびド

ライエッチングにより除去することで保護膜9を形成し、薄膜トランジスタ1が完成する(図2(f))。

- [0134] この製造方法では、被処理基板2を酸化性溶液に浸漬してゲート酸化膜4を形成している。このため、基板の表面が凹凸や曲面を有していても、酸化性溶液は、均一に基板表面に行き渡る。これにより、二酸化シリコン膜41・42を形成すべき全領域に渡って、膜厚が均一な二酸化シリコン膜41・42を形成できる。さらに、二酸化シリコン膜42が、被処理基板2方向に成長する。このため、二酸化シリコン膜42と多結晶シリコン51(ゲート酸化膜4と半導体層5)との界面が常に変化しながら、化学酸化膜が形成されることにより、その界面を清浄にすることができる。ゲート酸化膜4と半導体層5との界面の特性が向上する。従って、絶縁耐性等の特性に優れた信頼性の高い高品質なゲート酸化膜4を形成できる。これにより、ゲート酸化膜4を薄膜化(すなわち、薄膜トランジスタ1自体の薄膜化)が可能となる。
- [0135] さらに、この製造方法は、200℃以下の低温条件下であっても、高品質なゲート酸化膜4形成が可能である。また、酸化性溶液に被処理基板2を浸漬するという簡便な方法で化学酸化膜を形成できる。このため、CVD法のように、真空条件などの大規模な装置や設備が不要である。
- [0136] 以上のように、本製造方法では、酸化膜形成工程を行うことにより、ゲート酸化膜4を形成すべき全領域に渡って、膜厚が均一なゲート酸化膜4を形成できる。従って、信頼性の高い高品質なゲート酸化膜4を形成できる。また、酸化膜形成工程は、200℃以下の低温で行うことができる。このため、プラスチック基板上でも閾値の低いプラスチック薄膜トランジスタを実現できる。さらに、この薄膜トランジスタ1は、ゲート酸化膜4の膜厚が均一で高品質であるため、高性能かつ高信頼性の薄膜トランジスタである。
- [0137] なお、本薄膜トランジスタは、図1に示す正スタガ型の薄膜トランジスタ1以外にも、例えば、図20に示すような薄膜トランジスタ1'のような構成であってもよい。薄膜トランジスタ1'も、スタガ型(正スタガ型)の薄膜トランジスタである。図1の薄膜トランジスタ1では、ソース電極6とドレイン電極7とが、被処理基板2上に形成されていたのに対し、図20の薄膜トランジスタ1'では、素子を分離するための絶縁膜17上に形成され

、半導体層5とは離れた位置に形成されている。なお、図1では示さなかったが、図20では、半導体層5の両端に、半導体に不純物をドーピングした領域、ソース領域16およびゲート領域18(例えば、 $n^+$ 多結晶シリコン( $n^+p\text{-Si}$ ))も示している。また、薄膜トランジスタ1'では、半導体層5とゲート電極3との間のゲート絶縁膜4のみ半導体層5を直接酸化した高性能な化学酸化膜から構成している。ゲート絶縁膜4上には、CVD法などによって堆積した堆積 $\text{SiO}_2$ 膜19が形成されている。従来は、ゲート酸化膜4および堆積 $\text{SiO}_2$ 膜19の部分を、CVD法によって形成していたため、ゲート酸化膜4の品質や信頼性が低かった。これに対し、薄膜トランジスタ1'のように、ゲート酸化膜4を、図2(c)図2(d)のように、直接酸化による化学酸化膜から構成することによって、ゲート酸化膜4の品質や信頼性を向上できる。

[0138] また、上記の説明では、スタガ型の薄膜トランジスタについて説明したが、逆スタガ型であってもよい。

[0139] 次に、本製造方法の特徴部分であるゲート酸化膜4の形成(酸化膜形成工程;図2(c)図2(d))について、詳細に説明する。

[0140] 本製造方法では、酸化膜形成工程として、主に2つの方法がある。

(1) 2段階でゲート酸化膜を形成する方法(2段階酸化法)。

(2) 電圧を印加してゲート酸化膜を形成する方法(電圧印加法)。

以下、これらの方法について説明する。

(1) 2段階酸化法

2段階酸化法は、ゲート酸化膜4を形成すべき被処理基板2を、濃度の異なる活性酸化種を含む溶液に浸漬することによって、第1酸化膜4aを形成した(第1工程)後、第2酸化膜4bを形成(第2工程)し、ゲート絶縁膜を、段階的に形成する方法である。

[0141] 2段階酸化法は、例えば、図9に示す装置で行うことができる。図9は、2段階酸化法を行う装置の断面図であり、ここでは、被処理基板2となるシリコン基板10上に、化学酸化膜として二酸化シリコン膜を形成する装置を簡易的に示している。すなわち、被処理用のシリコン基板10(図2の被処理基板2)を、第一処理槽20内の低濃度酸化性溶液(低濃度酸化性溶液)30に浸すことによって、シリコン基板10表面に第1酸化膜40(図1および図2(f)の第1酸化膜4aに相当)を形成した後に、第1酸化膜40



を形成した被処理用のシリコン基板10を、第二処理槽50内の高濃度の酸化性溶液(高濃度酸化性溶液)60に浸すことによって、第1酸化膜40にさらに第2酸化膜(図9には図示せず;図1の第2酸化膜4b)を形成し、二酸化シリコン膜70(図1のゲート絶縁膜4に相当)を形成できるように構成したものである。すなわち、この製造装置は、以下に詳細に示す、2段階酸化法による酸化膜形成工程を実施する酸化膜形成部を構成している。

- [0142] 2段階酸化法における第1工程は、図1・図2におけるゲート酸化膜4を形成すべき被処理基板2としてシリコン基板を、相対的に低濃度酸化性溶液を含む溶液に浸漬することによって、多孔質(原子密度が低い)の第1酸化膜4aを形成する工程である。
- [0143] 一方、第2工程は、第1酸化膜4aを形成したシリコン基板を、第1工程よりも高濃度の活性酸化種を含む溶液(高濃度酸化性溶液)に浸漬することによって、第1酸化膜4aよりも厚い第2酸化膜4bを形成する工程である。
- [0144] このように、低濃度から高濃度へと、濃度の異なる酸化性溶液に、被処理基板2を浸漬することにより、まず、低濃度の酸化性溶液による酸化によって、多孔質(原子密度が低)の第1酸化膜4aが形成される。そして、高濃度の酸化性溶液による酸化では、この多孔質の第1酸化膜4aの触媒作用により、第2酸化膜4の形成が促進される。これにより、最終的に形成されたゲート酸化膜4を均一に形成することができる。
- [0145] 2段階酸化法による上記酸化膜形成工程では、上記低濃度酸化性溶液の濃度が、共沸濃度未満であり、上記高濃度酸化性溶液の濃度が、共沸濃度であることが好ましい。共沸濃度では、溶液の組成は一定となる。従って、共沸濃度未満の低濃度酸化性溶液により、多孔質の第1酸化膜4aを形成した後、共沸濃度の高濃度酸化性溶液により、第2酸化膜4bを形成し、均一なゲート絶縁膜4を形成できる。
- [0146] 2段階酸化法による上記酸化膜形成工程は、上記低濃度酸化性溶液を加熱して、上記高濃度酸化性溶液とすることもできる。図3の構成では、低濃度酸化性溶液30用の第一処理槽20と、高濃度酸化性溶液60用の第二処理槽50とを設けている。これに対し、低濃度酸化性溶液30を、高濃度酸化性溶液60の濃度まで加熱すれば、第二処理槽50が不要となる。このため、2段階酸化法による酸化膜形成工程を行う酸化膜形成部の構成を簡素化できる。

- [0147] 以下、2段階酸化法について、具体例を挙げてさらに詳細に説明する。2段階酸化法では、図2(b)の工程で処理した被処理基板2(シリコン基板10)を超純水で5分間リンス処理(洗浄)した後、被処理基板2を、図9に示す第一処理槽20内に満たした、低濃度酸化性溶液30に浸漬した。これにより、図2(c)に示すように、二酸化シリコン膜41(第1酸化膜(第1の化学酸化膜))が形成される。なお、ここでは、浸漬時間を10分間とした。このように、表面を清浄処理した被処理基板2を、低濃度酸化性溶液3に10分間浸漬し、図2(c)に示すような二酸化シリコン膜41を形成した。また、二酸化シリコン膜41は、酸化種によって多結晶シリコン51が酸化された化学酸化膜である。
- [0148] なお、低濃度酸化性溶液3とは、低濃度で酸化力の強い溶液(酸化性溶液)である。ここでは、酸化性溶液として、濃度40%(重量比;以下、「wt」とする)の硝酸水溶液を用いた。また、第1酸化膜4aの膜厚を、1.1nmとした。
- [0149] 続いて、図2(d)では、図2(c)の工程で、二酸化シリコン膜41を形成した被処理基板2を、図9に示す第二処理層50内に満たした、高濃度酸化性溶液60に浸漬した。これにより、図2(d)に示すように、多結晶シリコン51の酸化反応がさらに進行し、二酸化シリコン膜42が形成される。つまり、酸化反応の進行とともに、多結晶シリコン51と二酸化シリコン膜42との間の界面は、常に新しく形成されることになる。すなわち、二酸化シリコン膜42と多結晶シリコン51との界面は、常に清浄である。この二酸化シリコン膜41・42が、第1酸化膜4a・第2酸化膜4bとなり、最終的にゲート酸化膜4となる。すなわち、二酸化シリコン膜41・42は、形式的には第1酸化膜4aと第2酸化膜4bとから構成されるが、いずれも多結晶シリコン51が酸化された二酸化シリコンであるため、実際には、1層の二酸化シリコン膜(ゲート酸化膜4)である。なお、ここでは、浸漬時間を10分間とした。このように、第1酸化膜4aを形成した被処理基板2を、高濃度酸化性溶液6に10分間浸漬し図2(d)に示すような二酸化シリコン膜41・42を均一に形成した。ここでは、二酸化シリコン膜41・42の合計膜厚を、10nmとした。
- [0150] なお、高濃度酸化性溶液6とは、低濃度で酸化力の強い溶液(酸化性溶液)である。ここでは、高濃度酸化性溶液として、濃度68%(wt)の共沸硝酸を用いた。
- [0151] 続いて、所定の洗浄工程および乾燥工程を実施した後、二酸化シリコン膜41上に

ゲート電極材の膜を形成した。ここでは、このゲート電極材として、1重量%のシリコンを含むアルミニウム合金を、周知の抵抗加熱蒸着法により膜厚約200nmに堆積することで形成した(以下、この種の金属膜電極を単にAl電極と称する)。なお、ゲート電極材は、Al電極に限定されるものではなく、例えば、このゲート電極材に代えて、多結晶シリコン電極(材)を付着させて用いることもできる。

[0152] その後、図2(e)のように、ゲート電極材を所望の形状にパターンニングして、ゲートパターンのレジストを製造した。

[0153] 最後に、P-CVD法によって、窒化シリコン薄膜を成膜し、この窒化シリコン薄膜における絵素電極8上と端子部パッド(図示せず)上の部分をフォトリソグラフィおよびドライエッチングにより除去することで保護膜9を形成し、薄膜トランジスタ1とした(図2(f))。このようにして製造した薄膜トランジスタは、MOS型トランジスタである。

[0154] この薄膜トランジスタは、図3に示すように、安定なキャパシタ容量(静電容量)が得られる。図3は、本実施形態で得た薄膜トランジスタの静電容量(C)と印加電圧(V)との関係、いわゆるC-V特性図である。この特性図で見られるように、ゲート電極3に正電圧を印加することにより、半導体層5とゲート酸化膜4との界面に反転層が誘起され、安定なキャパシタ容量(静電容量)が得られている。

[0155] このように、この例では、被処理基板2を濃度の異なる硝酸水溶液に浸漬することにより、被処理基板2に2段階で、二酸化シリコン膜41・42を形成している。すなわち、被処理基板2に、濃度40%(wt)の硝酸水溶液(低濃度の酸化性溶液)を接触させることにより、被処理基板2上の多結晶シリコン51(半導体層5)表面に、第1酸化膜4a(第1の化学酸化膜)を形成する工程と、第1酸化膜4aから被処理基板2方向に、第1酸化膜4aを形成するのに用いた濃度40%(wt)以上の高濃度の硝酸水溶液(高濃度酸化性溶液、前述では68%(wt)の硝酸水溶液)を接触させることにより、第2酸化膜4bを形成する工程とにより、薄膜トランジスタのゲート酸化膜4を構成する二酸化シリコン膜41・42を形成した。

[0156] また、このようにして形成した薄膜トランジスタは、図3のC-V特性図からもわかるように、リーク電流密度も、通常の高温熱酸化法で形成した二酸化シリコン膜を絶縁膜に用いて形成したMOSキャパシタのリーク電流密度特性と同程度ないしはそれ以上

であり、確実に高性能が認められる。

- [0157] なお、上記の製造例では、二酸化シリコン膜41・42の膜厚を10nmとしたが、その膜厚は特に限定されるものではない。被処理基板2を低濃度酸化性溶液30および高濃度酸化性溶液60に浸漬する時間を調節することによって、第1酸化膜4a、第2酸化膜4aおよびゲート酸化膜4の膜厚が変化する。すなわち、目的とする膜厚に応じて、被処理基板2を酸化性溶液に浸漬する時間を設定すればよい。また、酸化性溶液の濃度によっても、各化学酸化膜の生成速度も変わる。従って、浸漬時間は、酸化性溶液の種類・濃度、形成する酸化膜の膜厚に応じて設定すればよく、特に限定されるものではない。
- [0158] なお、低濃度の酸化性溶液または酸化性気体として、濃度40% (wt) の硝酸水溶液を用いた例で述べたが、これに代えて、過塩素酸、硫酸、オゾン溶解水、過酸化水素水、塩酸と過酸化水素水との混合溶液、硫酸と過酸化水素水との混合溶液、アンモニア水と過酸化水素水との混合溶液、硫酸と硝酸との混合溶液および王水の群から選ばれた少なくとも1つの水溶液を用いることもでき、さらに酸化力のある沸騰水を用いることもできる。
- [0159] ただし、硝酸は、ハロゲンを含まないため、塩素等の発生による製造中の影響を防ぐことができる。このため、酸化性溶液は、硝酸であることが好ましい。さらに、この硝酸は、純度の高いものであることが好ましい。高純度の硝酸を用いれば、よりよい化学酸化膜を形成することができる。この高純度の硝酸は、例えば、硝酸に含まれる金属等の不純物の濃度が十分に低いものを用いればよい。例えば、不純物の濃度が、10ppb以下、好ましくは5ppb以下、より好ましくは1ppb以下のものを用いればよい。
- [0160] また、本実施形態では、高濃度の酸化性溶液または酸化性気体として、硝酸濃度が68% (wt) の硝酸水溶液（いわゆる共沸硝酸）を用いたが、これに代えて共沸過塩素酸、共沸硫酸、及び王水の群から選ばれる少なくとも1つの水溶液を用いることもできる。
- [0161] また、高濃度の酸化性溶液として水との共沸混合物を用いると、その溶液および蒸気（すなわち気体）は半導体層（多結晶シリコン51）に化学酸化膜を形成中それぞれ濃度が一定になり、化学酸化膜の成長の制御を時間管理で行うことができる。従って

、高濃度の酸化性溶液は共沸混合物であることが好ましい。

[0162] また、後述するように、低濃度の酸化性溶液によって形成される第1の化学酸化膜(第1酸化膜4a)は、有孔(ポアー)を有することが好ましい。すなわち、第1の化学酸化膜は、比較的原子密度の低い膜であることが好ましい。これにより、高濃度の酸化性溶液による第2の化学酸化膜の形成がスムーズに進行する。これは、第1の化学酸化膜に存在するポアーに、酸化性溶液が作用(接触)することによって、第2の化学酸化膜が形成されるためである。つまり、ポアーを含む低い原子密度の第1の化学酸化膜が触媒となって、第2の化学酸化膜形成の酸化反応が、順次進行するため、より一層高品質の化学酸化膜を形成できる。

[0163] また、上記の説明では、図9に示すように、第1処理槽20と第2処理槽50にそれぞれ満たした低濃度酸化性溶液30および高濃度酸化性溶液60(2種類の濃度の酸化性溶液)によって、化学酸化膜を形成している。しかし、化学酸化膜の形成法は、これに限定されるものではなく、例えば、上記低濃度から高濃度へ多段階(2種類以上の濃度の酸化性溶液またはその気体を準備する)で、順次高濃度に切り替えてもよい。

[0164] また、酸化性溶液の濃度を低濃度から高濃度へ連続的に上昇させてもよい。つまり、低濃度溶液を濃縮することにより、連続的に高濃度溶液としてもよい。例えば、共沸濃度未満の酸化性溶液(低濃度の酸化性溶液)を、共沸濃度になるまで加熱して濃縮すれば、その加熱状態を維持することにより、共沸濃度となった酸化性溶液は、一定の溶液組成・蒸気組成となる。これにより、化学酸化膜の成長の制御を、時間管理で行うことができる。従って、化学酸化膜の形成(厚さや品質)を、より高精度に制御することが可能となる。

[0165] すなわち、酸化性溶液の濃度を低濃度から高濃度へ連続的に上昇させる場合、上記酸化膜形成工程は、共沸濃度未満の酸化性溶液に基板を浸漬することにより第1酸化膜を形成する工程と、上記共沸濃度未満の酸化性溶液に基板を浸漬させた状態で、上記共沸濃度未満の酸化性溶液を、共沸濃度に濃縮することにより、第1酸化膜上に第2酸化膜を形成する工程とを含む方法といえる。

[0166] この方法では、まず、共沸濃度未満の酸化性溶液を用いて第1酸化膜を形成する

。次に、その酸化性溶液に基板を浸漬したまま、その酸化性溶液を、共沸濃度に濃縮する。これにより、第1酸化膜形成後、酸化性溶液の濃度を連続的に高めながら、第2酸化膜が形成される。各酸化膜は、濃度の異なる酸化性溶液で形成されたものであるため、原子密度が異なる。つまり、共沸濃度未満の低濃度の酸化性溶液で形成された第1酸化膜の原子密度は、共沸濃度の高濃度の酸化性溶液で形成された第2酸化膜の原子密度よりも低い。従って、上記化学酸化膜は、原子密度が分布した構造である。

- [0167] 後述するように、基板を酸化性溶液に浸漬した状態で、酸化性溶液の濃度を低濃度から高濃度へ連続的に上昇させて、化学酸化膜を形成した場合、独立して設けた濃度の異なる酸化性溶液を用いて化学酸化膜を形成した場合よりも、短時間で厚い化学酸化膜を形成することができる。
- [0168] なお、上記低濃度および高濃度の酸化性溶液は、酸化力の強い酸化種（例えば、酸素イオン、水酸化物イオン、過酸化物イオンなどの酸素のイオンやラジカル）であることが好ましい。これにより、200℃以下での化学酸化膜の形成が可能となる。従って、200℃以下での化学酸化膜の形成が要求されるフレキシブルな液晶ディスプレイの製造におけるTFTの形成にも好適に利用することができる。
- [0169] 本実施形態では、上述の二酸化シリコン膜41・42に対して、窒素を含む気体中、とりわけプラズマ窒化処理で表面の一部を窒化シリコンに転化した窒化シリコン含有二酸化シリコン膜を形成することや、上述の窒化処理後の窒化シリコン含有膜上に重ねて、CVD法などで厚い $\text{SiO}_2$ 等の絶縁膜を形成することも可能である。
- [0170] 窒化化学酸化膜は、基本的には、その組成に応じて、酸化膜と窒化膜との中間的な性質を有する。例えば、酸化膜中に比べて窒化膜中では、不純物の拡散係数が小さいため（熱窒化）、窒化化学酸化膜は、ゲート電極中にドーピングした不純物、特にホウ素のSi基板中への外方拡散を阻止する能力に優れている。このため、窒化化学酸化膜は、極薄ゲート絶縁膜（例えば4nm以下）を必要とする薄膜トランジスタに適用可能である。
- [0171] このように、窒化処理は、トランジスタを高性能化するための1つの手段であり、この窒化処理によって、より一層化学酸化膜の膜質が向上できる。従って、化学酸化膜

の薄膜化が可能となる。

- [0172] なお、「窒化処理する」とは、形成した二酸化シリコン膜41・42(化学酸化膜)の少なくとも一部を窒化することである。つまり、窒化処理とは、半導体表面の酸化により化学酸化膜を形成した後、窒化種を含んだ雰囲気中で加熱することにより、化学酸化膜の少なくとも一部を窒化する処理である。
- [0173] 窒化処理としては、アンモニア( $\text{NH}_3$ )窒化、亜硝酸( $\text{N}_2\text{O}$ )窒化、一酸化窒素( $\text{NO}$ )窒化、などが挙げられる。これらの方法では、窒化種が、アンモニア、亜硝酸、一酸化窒素となる。なお、 $\text{NO}$ 窒化により得られた窒化化学酸化膜は、特性を劣化させず、ゲート絶縁膜の経時絶縁破壊耐性、ホットキャリア耐性に優れている。
- [0174] 本実施形態の他の例としては、上述の二酸化シリコン( $\text{SiO}_2$ )膜41・42上に高誘電体膜例えば、ハフニウムオキไซด์、酸化アルミニウム等を積層した複合膜とすることによって、MOSTランジスタのゲート絶縁膜に用いることができる。その場合は高誘電体膜のみを用いる場合に比べて、ランジスタ特性の性能向上(リーク電流の低減、界面準位の低減等による移動度の向上など)が得られる。上記高誘電体膜の下に形成する二酸化シリコン膜は例えば1nmまたはそれ以下の極薄膜でも良い。なお、通常の熱酸化法で形成する二酸化シリコン膜は1nm程度のものでは、リーク電流や界面準位が大きく実用に耐えないが、本実施形態の二酸化シリコン( $\text{SiO}_2$ )膜41・42は、この上に厚い絶縁膜を形成した積層構造の複合膜にも適する。さらに、上記高誘電体膜のみでなく、本実施形態の酸化膜は強誘電体膜を積層して形成したものにも適用できる。
- [0175] なお、上記の説明では、ゲート電極3としてアルミニウムを用いたが、金属原子を含む膜としては、アルミニウム、マグネシウム、ニッケル、クロム、白金、パラジウム、タングステン、チタン、及びタンタルの群から選ばれる金属原子を含む膜が挙げられる。なお、金属原子を含む膜としては活性な金属原子を含む膜が望ましく、例えばアルミニウム、マグネシウム、ニッケルなどの金属膜や、シリコンを含んだアルミニウムなどの合金膜が望ましい。また、金属原子を含む膜としては窒化チタンや五酸化タンタルなどの化合物を用いることもできる。さらに、ニッケル等を用いたシリサイド電極を用いることもできる。

- [0176] また、本実施形態で述べた各工程は、ガラス基板上やPETなどの基板上に多結晶（微結晶を含む）シリコンあるいは非晶質シリコンを形成して、薄膜トランジスタ（TFT）を形成する場合にも好適に利用できる。すなわち、被処理基板は、シリコンを含んでおり、形成する化学酸化膜が二酸化シリコン膜であることが好ましい。
- [0177] なお、被処理基板は平面形状に限られることなく、3次元形状や球状の凹凸や曲面を持つ基板で、その凹凸や曲面の領域をトランジスタのチャンネルに利用したもので、本実施形態で述べた二酸化シリコン膜などの絶縁膜をその凹凸や曲面に低温で均一に形成することができる。
- [0178] さらに、上述の各工程は、薄膜トランジスタを製造する場合に限らず、大規模集積回路（LSI）、例えば、フラッシュメモリ等のメモリの容量絶縁膜を製造する過程、MOSキャパシタなどにも適用可能である。なお、上記の説明では、化学酸化膜として、二酸化シリコン膜を形成したが、化学酸化膜は酸化される半導体層5の材料の種類に応じて変わるものであり、二酸化シリコン膜に限定されるものではない。
- [0179] また、上記の説明では、被処理基板2に電圧を印加していないが、電圧を印加して二酸化シリコン膜を形成することによって、酸化反応の進行を促進できる（二酸化シリコン膜の形成速度を上昇できる）。
- [0180] また、2段階酸化法では、被処理基板を低濃度および高濃度酸化性溶液30・60に浸漬している。このため、非常に簡単な構成で、酸化膜の形成が可能である。しかし、シリコン基板11を必ずしも浸漬する必要はなく、被処理基板に酸化性溶液を作用させることができればよい。例えば、低濃度または高濃度の酸化性溶液の蒸気（酸化性気体）に曝す方法をとることもできる。この場合、前述の酸化性溶液の蒸気を用いればよい。
- [0181] 以下、製造例により、本発明をさらに詳細に説明するが、本発明はこれに限定されるものではない。
- [0182] 〔製造例1〕  
二段階溶液酸化による化学酸化膜の形成方法で、3.5nmの膜厚をもったSiO<sub>2</sub>膜の形成について述べる。
- [0183] まず、第1の化学酸化膜（二酸化シリコン膜41）を形成するため、被処理基板2を、



電圧印加をしないまま40% (wt)の硝酸水溶液に浸漬して、ポーラスで比較的原子密度の低い、原子密度 $2.22 \times 10^{22}$ 原子/cm<sup>3</sup>のSiO<sub>2</sub>膜(第1酸化膜4a;化学酸化膜)41を厚さ1.1nmに形成した。

[0184] ついで、第2の化学酸化膜の形成を形成するため、二酸化シリコン膜41を形成した基板を前記40% (wt)の硝酸水溶液に浸漬したまま、硝酸濃度68% (wt)の共沸硝酸水溶液(沸点120.7℃)となるまで加熱し、原子密度 $2.34 \times 10^{22}$ 原子/cm<sup>3</sup>の第1の化学酸化膜よりも厚いSiO<sub>2</sub>膜42を形成した(全膜厚3.5nm)。

[0185] 上記第1及び第2の各酸化過程(第1および第2の化学酸化膜の形成工程)では、最初の40% (wt)の硝酸水溶液中で形成された第1の化学酸化膜のSiO<sub>2</sub>膜に存在するポアーが硝酸の分解のサイトになって、つまり、このポアーを含む低い原子密度の上記SiO<sub>2</sub>膜41が触媒となって、SiO<sub>2</sub>膜42(第2の化学酸化膜)を形成する硝酸酸化が、順次進行したものと考えられる。

[0186] 図4は、上記の二段階による硝酸酸化過程で形成されたSiO<sub>2</sub>膜41・42(化学酸化膜)のXPSスペクトル特性図を示し、鋭い2本のピークがシリコン基板からのSi(2p)軌道で放出された光電子によるもの、幅の広いピークが上記SiO<sub>2</sub>膜41・42から放出される光電子によるものである。これらのピークの面積強度比から、上記SiO<sub>2</sub>膜41・42の全膜厚を3.5nmと求めることができた。

[0187] これに対して、第1の化学酸化膜の形成なしで、最初から上記第2の化学酸化膜の形成と同じ条件で、シリコン基板を硝酸濃度68% (wt)の共沸硝酸水溶液に浸漬した場合には、ポアーのない、原子密度の高いSiO<sub>2</sub>膜が形成され、膜厚も1.4nmと小さいことが確かめられた。

[0188] 図5は、上述の二段階による硝酸酸化過程で得た、膜厚3.5nmのSiO<sub>2</sub>膜41・42を持つMOS構造ダイオードの、PMA処理前後でのI-V特性図である。これは、MOS構造ダイオードの状態のまま、水素雰囲気中250℃でPMA処理を施すことによって、順バイアス1Vおよび逆バイアス-1Vの際のリーク電流密度は、それぞれ $1 \times 10^{-4}$ A/cm<sup>2</sup>および $2 \times 10^{-6}$ A/cm<sup>2</sup>となり、PMA処理前のそれぞれ $1 \times 10^{-3}$ A/cm<sup>2</sup>および $7 \times 10^{-4}$ A/cm<sup>2</sup>の各値からリーク電流密度が確実に減少したことを示している。

[0189] 図6は、上述の二段階による硝酸酸化過程で得た3.5nmの膜厚のSiO<sub>2</sub>膜41・42を

持つMOS構造ダイオードの、PMA処理前のC-V特性図である。このC-V特性図には、界面準位に由来する瘤(特性のふくらみ)がみられるとともに、ヒステレシスが存在する。このダイオードを、そのまま水素雰囲気中250℃で加熱処理する、いわゆるPMA処理を施すことにより、上述の瘤は完全に消滅し、またヒステレシスもほとんどなくなった。

[0190] この実施例では、膜厚3.5nmの $\text{SiO}_2$ 膜41・42上にゲート電極3を形成して、その後、水素雰囲気中250℃で加熱するPMA処理したことで、界面準位や $\text{SiO}_2$ 中のギャップ準位が消滅して、さらに $\text{SiO}_2$ 膜41・42のバンドギャップが増大することによって、リーク電流密度を顕著に減少させ、絶縁膜の性能向上が可能であることを述べたが、この例に限らず、経験により、硝酸水溶液への浸漬時間を長くすることによって、 $\text{SiO}_2$ 膜41・42の膜厚はこれを超えて、数十nmのものも形成でき、加えて、上述のPMA処理を数百℃(例えば450℃)程度の適値に選定することにより、MOS構造の電気特性の向上、特にヒステレシスの消滅とリーク電流密度の低減、絶縁破壊耐圧の向上を実現することができた。

[0191] 図7は、第1の化学酸化膜の形成として、シリコン基板11を、電圧印加をしないまま40%(wt)の硝酸水溶液に浸漬して、ポーラスで比較的原子密度の低い、原子密度 $2.22 \times 10^{22}$ 原子/cm<sup>3</sup>の $\text{SiO}_2$ 膜(第1の化学酸化膜)41を厚さ1.1nmに形成して、ついで、第2の化学酸化膜の形成として、硝酸濃度68%(wt)の共沸硝酸水溶液(沸点120.7℃)に浸漬して $\text{SiO}_2$ 膜41・42を形成した場合の、共沸硝酸への浸漬時間と $\text{SiO}_2$ 膜41・42の膜厚との関係を示したものである。 $\text{SiO}_2$ 膜41・42の膜厚は浸漬時間に対してほぼ直線的に増加して、10nm以上の膜厚を持つ $\text{SiO}_2$ 膜41・42も形成できることがわかる。

[0192] また、上述の二段階の硝酸酸化過程は、低濃度から高濃度への段階を二段のステップアップで切り替えることの他に、低濃度から高濃度へ多段階で順次切り替えること、あるいは低濃度から高濃度へ連続的に換えること、例えば、40%(wt)の硝酸水溶液に浸漬して沸騰状態を維持したまま硝酸濃度68%(wt)の共沸硝酸水溶液(沸点120.7℃)になるまで継続することも、本発明の実態として含む。

[0193] [製造例2]

本発明の第2の製造例について説明する。基板上の多結晶シリコンによりTFTを形成する場合、そのゲート絶縁膜に積層の二酸化シリコン( $\text{SiO}_2$ )膜を用いる。そこで、ここではそれと同様に、基板上の多結晶シリコン(すなわち、シリコン基板11が多結晶シリコン基板である)に二酸化シリコン膜を形成して、これでMOSキャパシタ(その容量絶縁膜)を製作した例(製造例2)について述べる。

- [0194] この場合は、基板上の多結晶シリコン表面に、二段階の硝酸酸化過程で二酸化シリコン( $\text{SiO}_2$ )膜を形成するのが適当である。
- [0195] 上記製造例1と同様(図2(a)ー図2(f)参照)に、まず、第1の化学酸化膜の形成として、基板上の多結晶シリコン層を、電圧印加をしないで、40% (wt) の硝酸水溶液に浸して(接触させて)、 $\text{SiO}_2$ 膜(化学酸化膜)41を厚さ1.1nmに形成した(図2(c))。
- [0196] ついで、第2の化学酸化膜の形成として、上記第1の化学酸化膜( $\text{SiO}_2$ 膜41)を持つ基板上の多結晶シリコン層を、沸騰状態の硝酸濃度68% (wt) の共沸硝酸水溶液(沸点120.7℃)に、電圧印加をしないで浸して(接触させて)、厚い第2の化学酸化膜膜( $\text{SiO}_2$ )を生成することで、全膜厚約25nmの $\text{SiO}_2$ 膜41・42(化学酸化膜)を均一に形成した(図2(d))。
- [0197] この場合も、製造例1と同様、上述の第1及び第2の化学酸化膜を形成する各酸化過程を通じて、最初の40% (wt) の硝酸水溶液中で形成された第1の化学酸化膜の $\text{SiO}_2$ 膜に存在するポアーが硝酸の分解のサイトになって、つまり、ポーラスで比較的原子密度の低い(原子密度 $2.22 \times 10^{22}$ 原子/cm<sup>3</sup>程度)、上記第1の化学酸化膜の $\text{SiO}_2$ 膜41が触媒となって、第2の化学酸化膜42を形成する硝酸酸化が順次進行して、第1の化学酸化膜よりも少し密度の高い(原子密度 $2.34 \times 10^{22}$ 原子/cm<sup>3</sup>程度)、第1の化学酸化膜よりも厚い第2の化学酸化膜( $\text{SiO}_2$ 膜42)が生成される。
- [0198] ついで、この二酸化シリコン膜(化学酸化 $\text{SiO}_2$ 膜)上にゲート電極3の材料を成膜した。その後、所望の形状にパターニングして、ゲート電極3を形成することで、MOSキャパシタを製造した(図2(f))。
- [0199] 製造例2で得られたMOSキャパシタの諸特性は、いずれも上述の製造例1の場合と同様に、高性能、高安定性を呈するものであった。

- [0200] なお、酸化性溶液としては、硝酸水溶液を用いた例で述べたが、これに代えて、過塩素酸と水との混合物である過塩素酸水溶液、硫酸と水との混合物である硫酸水溶液、王水及びこれらの混合溶液（共沸混合物を含む）の群から選ばれた少なくとも1つの水溶液を用いることもできる。
- [0201] なお、製造例2では、上述の二酸化シリコン膜41・42（化学酸化膜； $\text{SiO}_2$  膜）の一部を窒化処理で厚さ0.3〜0.5nmの窒化シリコン膜に転化した複合膜で用いることも可能である。
- [0202] 製造例2ではMOSキャパシタを例に述べたが、MOSTランジスタのゲート絶縁膜を形成する場合、この二酸化シリコン膜、あるいは、二酸化シリコン膜を窒化処理した窒化シリコン膜を用いたものは、界面準位の少ない高性能な絶縁膜が得られ、例えば大規模集積回路（LSI）や電荷結合デバイス（CCD）などに用いることができる。また、多結晶シリコン電極材料などを配線に用いて形成する多層配線構造の層間絶縁膜あるいはフラッシュメモリ等のメモリの容量絶縁膜としても用いることができ、これらの分野での利用が十分に期待できる。
- [0203] また、製造例2では、被処理基板として単結晶シリコン基板を用いて、MOSキャパシタを製造する例で説明したが、ここで述べた各工程は、単結晶シリコン基板を用いる場合に限らず、ガラス基板上やPETなどの基板上の多結晶（微結晶を含む）シリコンあるいは非晶質シリコン、CGシリコン（連続結晶粒界シリコン）によって薄膜トランジスタ（TFT）を形成する場合にも適用できる。特に、製造例2でも、200℃以下での化学酸化膜の形成が可能であるため、フレキシブルな液晶ディスプレイの製造におけるTFTの形成にも好適に利用することができる。
- [0204] さらに、上述の各工程は、MOSキャパシタを製造する場合に限らず、ゲート絶縁膜に、本実施形態で形成された二酸化シリコン膜、この膜上にCVD法で形成された $\text{SiO}_2$  膜を持つ積層二酸化シリコン膜、あるいは上記積層二酸化シリコン膜の中間に窒化シリコン含有膜を介在させた多層膜のいずれかを用いるMOSTランジスタ、大規模集積回路（LSI）、および電荷結合デバイス（CCD）などでのゲート絶縁膜や層間絶縁膜などにも適用可能である。
- [0205] 製造例2では、上述の二酸化シリコン膜15の形成に加えて、表面への窒化シリコン

含有膜形成処理あるいは窒素プラズマ中での窒化処理によって上記二酸化シリコン膜15表面に窒化シリコン含有膜を形成すること、さらに、上記二酸化シリコン膜15上あるいは上記窒化シリコン含有膜上へ重ねて、CVD法などで厚い $\text{SiO}_2$ 等の絶縁膜を形成することも可能である。

[0206] (2) 電圧印加法

電圧印加法は、ゲート酸化膜4を形成すべき被処理基板2(または多結晶シリコン51(半導体))に電圧を印加し、その基板を、活性酸化種を含む溶液に浸漬することによって、ゲート酸化膜4を形成する方法である。

[0207] 電圧印加法は、例えば、図10に示す装置で行うことができる。図10は、電圧印加法を行う装置の断面図であり、ここでは、被処理基板2となるシリコン基板11に、化学酸化膜として、二酸化シリコン膜を形成する装置装置の簡易的に示している。すなわち、被処理用のシリコン基板11を処理槽12内の酸化性溶液13に浸した状態で、シリコン基板11に、電源4を接続して、シリコン基板11と処理槽12内に設置した対向電極15との間で所定の電圧を印加できるように構成したものである。すなわち、この製造装置は、以下に示す、電圧印加による酸化膜形成工程を実施する形成方法を実施する酸化膜形成部を有している。

[0208] 電圧印加法による酸化膜形成工程は、図1・図2におけるゲート絶縁膜4を形成すべき被処理基板2に電圧を印加して行う。例えば、被処理基板2が絶縁性基板であれば、半導体層5に電圧を印加し、被処理基板2が導電性物質であれば、被処理基板2に電圧を印加すれば、ゲート電極3表面にゲート酸化膜4を形成できる。被処理基板2が導電性物質である場合、その導電性物質が、酸化性溶液によって酸化物を形成する物質からなるものであれば、被処理基板2表面にも、ゲート酸化膜4が形成される。

[0209] 以下、電圧印加法について、具体例を挙げてさらに詳細に説明する。電圧印加法では、図2(b)の工程で処理した被処理基板2(シリコン基板11)を、超純水で5分間リンス処理(洗浄)した後、シリコン基板11を、図10に示す処理槽2内に満たした、低濃度でも酸化力の強い溶液(酸化性溶液)に浸漬し、かつ、そのシリコン基板11に、電源14を通じて、処理槽12内に設置した対向電極15との間で10Vの正の電圧を印

加して室温で約10分間維持する。ここでは、酸化性溶液として、硝酸濃度1モル(mol./l)の硝酸水溶液を用いて、図2(c)(d)のように、多結晶シリコン51上に厚さ約10nmの二酸化シリコン膜41・42を均一に形成した。なお、ここでは、被処理基板2への電圧印加により、ソース電極6・ドレイン電極7, 多結晶シリコン51にも電圧が印加されることになる。

[0210] このときの上記被処理基板2への電圧印加の条件は、加熱温度が200℃以下に設定されているときの温度を加味して選定する。一例を挙げると、上記被処理基板2の全面に均等電界が与えられるような電極配置、例えば上記被処理基板2とこれに平行配置の対向電極との間で、上記被処理基板2の側に正電位の数10ボルトの範囲(直流で100V未満)で選定し、上記硝酸濃度1モル(mol./l)の硝酸水溶液の場合では直流5〜20Vの範囲で適宜設定するのがよい。この電圧印加により、活性酸化種の $O^-$ や $OH^-$ などの陰イオンまたはラジカルが、多結晶シリコン51表面に引き込まれてかつ二酸化シリコン膜41が形成されてもそれを通過して、多結晶シリコン51表面での酸化反応が一様に加速される。これによって、多結晶シリコン51表面で二酸化シリコン膜42が生成される。

[0211] なお、上記被処理基板2への電圧印加の条件は、これに負電位を印加することにより、酸化種が多結晶シリコン51表面に引き込まれることを抑止することができる。上記被処理基板2への電圧印加がない(つまり、印加電圧値が零)のときにも、拡散によって、多結晶シリコン51表面に到来した酸化種により多結晶シリコン51表面では二酸化シリコン膜42の成長があるから、多結晶シリコン51表面での化学酸化膜の成長を止めるには、適当な負電圧を印加するのがよい。これは、多結晶シリコン51表面での二酸化シリコン膜42の成長を終えて、被処理基板2を処理槽2中の酸化性溶液3から取り出す(切り離す)際に実施すると有効に機能させることができる。

[0212] 続いて、二酸化シリコン膜41上にゲート電極材の膜を形成した。ここでは、このゲート電極材として、1重量%のシリコンを含むアルミニウム合金を、周知の抵抗加熱蒸着法により膜厚約200nmに堆積することで形成した(以下、この種の金属膜電極を単にAl電極と称する)。なお、ゲート電極材は、Al電極に限定されるものではなく、例えば、このゲート電極材に代えて、多結晶シリコン電極(材)を付着させて用いることもで

きる。

[0213] その後、図2(e)のように、ゲート電極材を所望の形状にパターニングして、ゲートパターンのレジストを製造した。

[0214] 最後に、P-CVD法によって、窒化シリコン薄膜を成膜し、この窒化シリコン薄膜における絵素電極8上と端子部パッド(図示せず)上の部分をフォトリソグラフィおよびドライエッチングにより除去することで保護膜9を形成し、薄膜トランジスタ1とした(図2(f))。このようにして製造した薄膜トランジスタは、MOSTトランジスタである。

[0215] 次に、このようにして製造したMOSTトランジスタの特性について説明する。

[0216] 図11は、電圧印加法で得たMOSTトランジスタの静電容量(C)と印加電圧(V)との関係、いわゆるC-V特性図である。この特性図で見られるように、ゲート電極3に正電圧を印加することにより、化学酸化膜と半導体層の界面に反転層が誘起され、安定なキャパシタ容量(静電容量)が得られている。

[0217] また、上述のMOSキャパシタは、図11のC-V特性図からもわかるように、リーク電流密度も、通常の高温熱酸化法で形成した二酸化シリコン膜をゲート絶縁膜に用いて形成したMOSキャパシタのリーク電流密度特性と同程度ないしはそれ以上であり、確実に高性能が認められる。

[0218] なお、上記の説明では、酸化性溶液または酸化性気体として、硝酸濃度1モルの硝酸水溶液を用いた例で述べたが、これに代えて、任意濃度の硝酸、過塩素酸、硫酸、オゾン溶解水、過酸化水素水、塩酸と過酸化水素水との混合溶液、硫酸と過酸化水素水との混合溶液、アンモニア水と過酸化水素水との混合溶液、硫酸と硝酸との混合溶液、王水、およびさらに酸化力のある沸騰水の群から選ばれた少なくとも1つの溶液、その気体、またはそれらの混合物を用いることもできる。すなわち、これらの酸化性溶液または酸化性気体は、単独で用いても、混合物で用いてもよい。これらの酸化性溶液または酸化性気体は、酸化力が強い酸化種、例えば、酸素イオン、水酸化物イオン、過酸化物イオンなどの酸素のイオンやラジカルを発生する。このため、二酸化シリコン膜41・42を形成すべき被処理基板2を陽極とすることによって、二酸化シリコン膜41形成後も、これらの酸化種を、多結晶シリコン51表面(多結晶シリコン51と二酸化シリコン膜42との界面)に導くことが可能となる。

- [0219] 酸化性溶液として硝酸水溶液を用いる場合は、硝酸濃度が1〜65% (重量比、以下、wtと記す) の範囲の低濃度であっても、シリコンに対する酸化力が強く、シリコン基板11への印加電圧なしでも、上述の二酸化シリコン膜41・42の形成に好適である。
- [0220] また、高濃度の酸化性溶液、とりわけ、硝酸濃度が65% (wt) を超える高濃度、例えば、硝酸濃度68% (wt) 以上 (共沸濃度) の硝酸水溶液では、シリコンに対する酸化力が極めて強く、被処理基板2への印加電圧なしでも、均一な二酸化シリコン膜41・42が形成される。そして、この硝酸水溶液では、加熱温度を120. 7℃ (いわゆる共沸温度以上) に保つと、硝酸と水とが共沸状態になり、その溶液および蒸気 (すなわち気体) はそれぞれ濃度が一定になり、二酸化シリコン膜41・42の成長の制御を時間管理で行うことができる。
- [0221] そして、それらは蒸気、すなわち酸化性気体でも強い酸化力があるため、この蒸気をシリコン基板11に電圧印加なしで作用させたとしても、被処理基板2の表面 (より詳細には、多結晶シリコン51の表面) に二酸化シリコン膜41・42を形成することができる。この場合、被処理基板2の温度は適宜選定することができる。しかし、被処理基板2に電圧を印加して、二酸化シリコン膜41・42を形成することによって、二酸化シリコン膜41・42の生成速度を高めることができる。
- [0222] また、上記の酸化性溶液またはその気体の中でも、高濃度の酸化性溶液または酸化性気体が、本実施形態で用いた硝酸と水との共沸混合物である共沸硝酸、硫酸と水との共沸混合物である共沸硫酸、および過塩素酸と水との共沸混合物である共沸過塩素酸の群から選ばれた少なくとも1つである場合は、特に酸化力が強く、本発明による酸化物の形成に特に好適である。これらの共沸混合物は、被処理基板2への印加電圧が低くても (印加電圧がゼロであっても)、酸化膜形成工程ならびに得られる二酸化シリコン膜41・42の性能がいずれも安定である。
- [0223] このように、電圧印加法では、上記酸化性溶液またはその気体が、共沸濃度の共沸混合物であることが好ましく、水との共沸混合物であることがより好ましく、水との共沸混合物である共沸硝酸、水との共沸混合物である共沸硫酸、および水との共沸混合物である共沸過塩素酸の群から選ばれた少なくとも1つの溶液またはその気体か



らなることがさらに好ましい。さらに、これらの共沸混合物は、共沸温度以上に加熱した上記酸化性溶液またはその気体を、半導体に作用させることが特に好ましい。

[0224] 上記の説明では、電圧印加法による酸化膜形成工程を、1種類の濃度の硝酸水溶液を用いて二酸化シリコン膜41・42を形成しているが、異なる複数の濃度の硝酸などの酸化性溶液またはその気体を適用することも可能である。なお、この場合、酸化性溶液またはその気体は、共沸混合物であることが好ましい。

[0225] すなわち、多結晶シリコン51に、共沸濃度未満の酸化性溶液またはその気体を用いることにより、多結晶シリコン51表面に、第1の二酸化シリコン膜(第1の化学酸化膜)41を形成する第1工程と、第1の二酸化シリコン膜41に、共沸濃度の酸化性溶液またはその気体を用いることにより、第1の二酸化シリコン膜41よりも厚い第2の二酸化シリコン膜(第2の化学酸化膜)42を形成する第2工程とを有し、上記第1工程および上記第2工程の少なくとも一方の工程を、上記の電圧印加法による酸化膜形成工程(すなわち、シリコン基板に電圧を印加した状態で、上記酸化性溶液またはその気体を、上記シリコン基板に作用させることにより、上記シリコン基板表面で第1または第2の化学酸化膜を形成する)を行ってもよい。すなわち、前記2段階酸化による第1工程または第2工程の少なくとも一方の工程を、電圧印加法による酸化膜形成工程によって行うこともできる。

[0226] これにより、前述の2段階酸化法の酸化膜形成工程と同様に、所望の厚さの高品質の化学酸化膜を、低温・低電圧で、シリコン基板表面に均一に形成することが可能である。すなわち、二酸化シリコン膜41・42の膜質を向上でき、リーク電流密度の低い高品質の二酸化シリコン膜41・42を形成できる。従って、例えば、二酸化シリコン膜をゲート絶縁膜4として使用したとしても、その二酸化シリコン膜は高品質の絶縁膜として機能するため、現状の絶縁膜よりも薄膜化(例えば数nm以下)が可能である。

[0227] さらに、特に、第1工程を共沸濃度未満、第2工程を共沸濃度の酸化性溶液またはその気体を用いているため、第1の二酸化シリコン膜は、第2の二酸化シリコン膜に比べて、原子密度の低い化学酸化膜となる。すなわち、第1工程では、有孔(ポア)が存在する第1の二酸化シリコン膜41を形成できる。そして、第2工程では、第1工程で形成された第1の二酸化シリコン膜41に存在するポアに、酸化性溶液また

はその気体が作用することによって、第2の二酸化シリコン膜42が形成される。つまり、ポアーを含む低い原子密度の第1の二酸化シリコン膜41が触媒となって、第2の二酸化シリコン膜42の酸化反応が、順次進行する。これにより、より一層高品質の二酸化シリコン膜41・42を形成できる。

[0228] なお、第1工程および第2工程は、低濃度（好ましくは共沸濃度未満）と、高濃度（好ましくは共沸濃度）との2種類の酸化性溶液またはその気体を準備して、第1および第2の二酸化シリコン膜を形成してもよいし、上記低濃度から高濃度へ多段階（2種類以上の濃度の酸化性溶液またはその気体を準備する）で、順次高濃度に切り替えてもよい。また、低濃度から高濃度へ連続的に濃度を上昇させることもできる。例えば、共沸濃度未満の酸化性溶液を、共沸濃度になるまで加熱すれば、その加熱状態を維持することにより、酸化性溶液は一定の溶液組成・蒸気組成となる。これにより、化学酸化膜の成長の制御を、時間管理で行うことができる。従って、二酸化シリコン膜の形成（厚さや品質）を、より高精度に制御することが可能となる。

[0229] 電圧印加法では、シリコン基板11への電圧印加は、それによって、シリコン基板11上での二酸化シリコン膜15の生成速度を高めるとともに、その膜厚を増大させることに寄与する。被処理基板2に電圧を印加することにより、溶液中の酸化種である $O^-$ や $OH^-$ などの陰イオンまたはラジカルが、多結晶シリコン51表面に引き寄せられて、かつ二酸化シリコン膜41の形成後も、二酸化シリコン膜41中を通過して、多結晶シリコン51表面に到着しやすくなり、酸化反応速度を高め、厚い二酸化シリコン膜42を得ることができる。

[0230] 電圧印加法でも、上述の二酸化シリコン膜41・42に対して、窒化処理を行う窒化工程を行うことが好ましい。例えば、窒化工程としては、窒素を含む気体中、とりわけプラズマ窒化処理で、二酸化シリコン膜15表面の一部を、窒化シリコンに転化した窒化シリコン含有二酸化シリコン膜（窒化化学酸化膜）を形成することや、上述の窒化処理後の窒化シリコン含有膜上に重ねて、CVD法などで厚い $SiO_2$ 等の絶縁膜（酸化膜）を形成することも可能である。これにより、二酸化シリコン膜41・42は、窒化シリコンと二酸化シリコンとの膜（窒化化学酸化膜）となる。このような窒化処理を行えば、化学酸化膜の絶縁破壊特性や電荷トラップ特性を向上できる。

- [0231] また、電圧印加法でも、上述の二酸化シリコン( $\text{SiO}_2$ )膜41上に、高誘電体膜、例えば、ハフニウムオキサイド、酸化アルミニウム等を積層した複合膜とすることによって、MOSTランジスタのゲート絶縁膜4として好適に用いることができる。その場合は、高誘電体膜のみを用いる場合に比べて、ランジスタ特性の性能向上(リーク電流の低減、界面準位の低減等による移動度の向上など)が得られる。上記高誘電体膜の下(被処理基板2側)に形成する二酸化シリコン膜41・42は、例えば1nmまたはそれ以下の極薄膜でよく、電圧印加なしで、形成しても良い。なお、通常の熱酸化法で形成する二酸化シリコン膜15は、1nm程度のものでは、膜質が低いため、リーク電流や界面準位が大きく実用に耐えない。
- [0232] これに対し、本実施形態の二酸化シリコン( $\text{SiO}_2$ )膜41・42は、高品質であるため、二酸化シリコン膜41・42上に、厚い絶縁膜を形成した積層構造の複合膜に好適である。すなわち、MOSTランジスタのゲート絶縁膜4に好適である。さらに、上記高誘電体膜のみでなく、本実施形態の二酸化シリコン膜41・42は、強誘電体膜を積層して形成したものにも同様に適用できる。
- [0233] また、電圧印加法では、二酸化シリコン膜41・42を形成するための被処理用基板として単結晶シリコン基板11を用いてMOSキャパシタを製造する例で説明したが、上記の各工程は、ガラス基板上やPETなどの基板上に多結晶(微結晶を含む)シリコン、非晶質シリコン、あるいはCGシリコン(連続結晶粒界シリコン)を形成して、そのような基板を有する薄膜ランジスタ(TFT)を形成する場合にも適用できる。
- [0234] さらに、本実施形態では、均一な二酸化シリコン膜41・42が得られるため、上記被処理基板2や多結晶シリコン51(半導体層5)は、平面形状に限られることなく、3次元形状や球状の凹凸や曲面を持つ基板で、その凹凸や曲面の領域をランジスタのチャンネルに利用することも可能である。すなわち、上記の方法によれば、形成した二酸化シリコン膜41・42などの高品質の絶縁膜を、被処理基板2や多結晶シリコンなどの凹凸や曲面にあわせて、低温で均一に形成することができる。
- [0235] さらに、上述の各工程は、半導体装置として、薄膜ランジスタを製造する場合に限定されるものではない。なお、本実施形態では薄膜ランジスタを例に述べたが、薄膜ランジスタ(TFT)のゲート絶縁膜を形成する場合、この積層二酸化シリコン膜あ

るいは積層二酸化シリコン膜の中間に窒化シリコン含有膜を介在させたものは、界面準位の少ない高性能な絶縁膜が得られ、高性能なTFTを得ることができる。また、大規模集積回路(LSI)や電荷結合デバイス(CCD)などに用いることができる。また、多結晶シリコン電極材料などを配線に用いて形成する多層配線構造の層間絶縁膜あるいはフラッシュメモリ等のメモリの容量絶縁膜としても用いることができ、この分野での利用が十分に期待できる。

- [0236] また、本実施形態では、被処理用基板として、単結晶シリコンのシリコン基板を用いて薄膜トランジスタを製造する例で説明したが、ここで述べた各工程は、単結晶シリコン基板を用いる場合に限らず、ガラス基板上やPETなどの基板上の多結晶(微結晶を含む)シリコンあるいは非晶質シリコン、CGシリコン(連続結晶粒界シリコン)、炭化シリコン、シリコン・ゲルマニウムなどで薄膜トランジスタ(TFT)を形成する場合にも、十分に適用できる。特に、炭化シリコンは、スイッチング速度が速いTFTに好適に利用できるため、有用性が高い。
- [0237] また、本実施形態では、被処理基板2に直流電圧を印加しているが、交流電圧を印加してもよい。交流電圧を印加する場合、パルス制御により、直流電圧の場合と同様にして、二酸化シリコン膜を形成できる。また、パルス制御により、形成する二酸化シリコン膜の膜厚の制御も可能となる。
- [0238] なお、上記の説明では、ゲート電極材としてアルミニウムを用いたが、金属原子を含む膜としては、アルミニウム、マグネシウム、ニッケル、クロム、白金、パラジウム、タングステン、チタン、及びタンタルの群から選ばれる金属原子を含む膜が挙げられる。なお、金属原子を含む膜としては活性な金属原子を含む膜が望ましく、例えばアルミニウム、マグネシウム、ニッケルなどの金属膜や、シリコンを含んだアルミニウムなどの合金膜が望ましい。また、金属原子を含む膜としては窒化チタンや五酸化タンタルなどの化合物を用いることもできる。
- [0239] なお、電圧印加法と、従来の陽極酸化法とでは、以下のような違いがある。
- [0240] 従来、半導体に電圧を印加した状態で、その半導体表面に酸化膜を形成する方法として、陽極酸化法が行われていた。陽極酸化法は、酸化膜を溶かさない電解質中での半導体成分のイオンの移動を、電界が加速することによって、半導体表面に酸

化膜を形成する方法である。

[0241] 例えば、陽極酸化法によりSi基板に $\text{SiO}_2$ 膜を形成する場合、Si基板への電圧印加により、Si基板表面から $\text{SiO}_2$ 膜に $\text{Si}^+$ イオンを導く。そして、Si基板から離脱した $\text{Si}^+$ イオンが、形成した $\text{SiO}_2$ 膜中を透過して移動することにより、離脱した $\text{Si}^+$ イオンを $\text{SiO}_2$ 膜表面に導く。そして、 $\text{SiO}_2$ 膜表面の $\text{Si}^+$ イオンの酸化によって、 $\text{SiO}_2$ 膜表面に $\text{SiO}_2$ 膜を形成する。つまり、陽極酸化法では、 $\text{SiO}_2$ 膜の成長は、 $\text{SiO}_2$ 膜表面で起こる。すなわち、陽極酸化では、 $\text{SiO}_2$ 膜表面に $\text{Si}^+$ イオンを導くことによって、 $\text{SiO}_2$ 膜表面で、酸化反応が起こる。

[0242] これに対し、本発明の酸化物の形成方法(本形成方法)では、酸化力の強い酸化性溶液またはその気体(高酸化性溶液またはその気体)を用いることで、例えば、Si基板に $\text{SiO}_2$ 膜を形成する場合、Si基板への電圧印加により、酸化性溶液から解離酸素イオン( $\text{O}^-$ )や酸素原子などの活性種(酸化種)が、Si基板表面に生成する。この活性種は、 $\text{SiO}_2$ /Si基板の界面に移動し、この界面で、Si基板と反応して $\text{SiO}_2$ 膜を形成する。前述のように、本形成方法では、Si基板への電圧印加により、Si基板表面(Si基板と $\text{SiO}_2$ 膜との界面)に、 $\text{O}^-$ イオンや酸素原子などの酸化種を導いている。従って、 $\text{SiO}_2$ 膜の形成後、上記酸化種のイオンまたはラジカルが、Si基板表面(Si基板と $\text{SiO}_2$ 膜との界面)のSiを酸化することにより、 $\text{SiO}_2$ 膜を形成する。つまり、 $\text{SiO}_2$ 膜の成長は、 $\text{SiO}_2$ 膜表面ではなく、Si基板表面(Si基板と $\text{SiO}_2$ 膜との界面)で起こる。すなわち、本形成方法では、Si基板表面(Si基板と $\text{SiO}_2$ 膜との界面)に酸化種のイオンまたはラジカルを導くことによって、Si基板表面(Si基板と $\text{SiO}_2$ 膜との界面)で、酸化反応が起こる。

[0243] このように、本形成方法では、半導体表面(半導体と化学酸化膜との界面)で酸化反応が起こるのに対し、陽極酸化法では、酸化膜表面で酸化反応が起こる。従って、本形成方法と陽極酸化法とでは、化学酸化膜の成長部位が異なる。すなわち、陽極酸化では、界面から、基板とは反対側に酸化膜が形成されていくのに対して、本形成方法では、界面から基板側に化学酸化膜が形成されていく。つまり、Si基板と二酸化シリコン膜との界面は、酸化反応に伴って、シリコンバルク側に移動して、常に清浄になる。従って、本形成方法では、良好な界面特性を得ることができる。

- [0244] さらに、陽極酸化法では、半導体表面から酸化される半導体成分のイオンを離脱し、酸化膜表面に、その半導体成分のイオンを導く必要があるため、高い電圧が必要である。これに対し、本形成方法では、半導体表面(半導体と化学酸化膜との界面)で、化学酸化膜が成長するため、半導体表面から酸化される半導体成分のイオンを離脱する必要がない。従って、本形成方法では、陽極酸化法よりも低電圧での化学酸化膜の形成が可能である。
- [0245] また、上記特開平3-6826号公報では、シリコン基板表面に、低電圧で酸化膜を形成するために、多孔質の酸化膜を形成した後、酸化膜を形成している。すなわち、上記特開平3-6826号公報では、多孔質の酸化膜を形成することが必須である。また、形成した酸化膜の膜質も不十分である。これに対し、本形成方法では、そのような多孔質の酸化膜を形成することなく、半導体表面に化学酸化膜を形成することができる。
- [0246] また、従来の陽極酸化では、低電圧での酸化反応を行うために、多孔質シリコン基板を使用している。
- [0247] これに対し、本形成方法では、酸化力の強い酸化性溶液またはその蒸気を使用しているため、必ずしも多孔質の処理基板(例えば多孔質シリコン基板など)を使用する必要はない。
- [0248] 以下、製造例により、電圧印加法についてさらに詳細に説明するが、本発明はこれに限定されるものではない。
- [0249] [製造例3]  
次に、酸化性溶液として硝酸を用いて、シリコン基板11上に、電圧印加法によって、二酸化シリコン膜41・42を形成した例を示す。
- [0250] 比抵抗が約 $10\ \Omega\text{cm}$ で、面方位(100)のn型シリコンウェーハを、周知のRCA洗浄法で洗浄した後、ウェーハ表面の一部にオーミック接触の電極を設けて、このウェーハを室温(25℃)で、濃度1モル(mol./l)の硝酸( $\text{HNO}_3$ )水溶液に浸漬して、対向電極15の白金参照電極との間に、5-20Vの範囲で可変の電源14から電圧を印加して、ウェーハ表面に二酸化シリコン( $\text{SiO}_2$ )膜41・42を形成した。
- [0251] 図12は、印加電圧をパラメータとして、処理時間(分)と $\text{SiO}_2$ 膜41・42の膜厚(nm)

との関係を示す、 $\text{SiO}_2$ 膜41・42の成長膜厚-時間特性図である。印加電圧が5Vの場合には、処理時間に対して、 $\text{SiO}_2$ 膜の膜厚が放物線状に増加しており、このことから、 $\text{SiO}_2$ 膜15の成長は、酸化種である $\text{O}^-$ や $\text{OH}^-$ などの陰イオンまたはラジカルによる、拡散律速になっていると認められる。そして、印加電圧が10Vの場合には、処理時間に対して $\text{SiO}_2$ 膜41・42厚が直線状に増加しており、反応律速になっていると認められる。すなわち、印加電圧が高い場合、酸化種である $\text{O}^-$ や $\text{OH}^-$ などの陰イオンまたはラジカルの $\text{SiO}_2/\text{Si}$ 界面(二酸化シリコン膜41・42と多結晶シリコン51との界面)への移動が促進される結果、その界面での酸化反応が律速過程になっているとみられる。ただし、そのいずれの場合も、 $\text{SiO}_2$ 膜42の成長は、 $\text{SiO}_2/\text{Si}$ 界面(多結晶シリコン51表面)での酸化反応による化学酸化膜である。

[0252] この製造例によると、被処理基板2への印加電圧を10Vに設定した場合、 $\text{SiO}_2$ 膜41・42厚と時間との関係がほぼ直線関係になるため、その時間を増加して、膜厚20〜30nmの $\text{SiO}_2$ 膜41・42を形成することも十分に可能である。

[0253] 図13は、上記 $\text{SiO}_2$ 膜41・42上に直径0.3mmのアルミニウム電極(ゲート電極3)を形成して、 $\text{Al}/\text{SiO}_2/\text{Si}(100)$ 構造の薄膜トランジスタ(MOSダイオード(キャパシタ))として、上記印加電圧5V、60分(処理時間)で得た $\text{SiO}_2$ 膜の場合のMOSダイオードによる電流-電圧(I-V)特性図である。このときの $\text{SiO}_2$ 膜41・42の厚さは、 $\text{SiO}_2$ 膜41・42の比誘電率を3.9と仮定して、電気容量-電圧(C-V)法により測定したところ、約6.1nmであった。また、上記 $\text{SiO}_2$ 膜41・42上のゲート電極に4Vおよび-4Vの各電圧を印加した際のリーク電流密度は、それぞれ、 $8 \times 10^{-8} \text{ A/cm}^2$ 、 $9 \times 10^{-9} \text{ A/cm}^2$ であり、室温で形成した $\text{SiO}_2$ 膜41・42であるにも拘らず、比較的低い値であった。

[0254] 図14は、印加電圧5V、10V、15Vおよび20Vのそれぞれで形成した $\text{SiO}_2$ 膜について、その $\text{SiO}_2$ 膜中の電界強度を5MV/cmに設定した際の薄膜トランジスタでのリーク電流密度と $\text{SiO}_2$ 膜厚との関係をランダムにプロットした相関図である。観測したすべての膜厚の範囲で、そのリーク電流密度は $1 \times 10^{-7} \text{ A/cm}^2$ 以下であった。

[0255] 図15は、0.01モルの過塩素酸( $\text{HClO}_4$ )水溶液中で被処理基板2に10Vの電圧を10分間印加することによって形成した $\text{SiO}_2$ 膜41・42を持つ薄膜トランジスタのI-V

特性図およびC-V特性図である。上記SiO<sub>2</sub>膜41・42上のゲート電極に3Vおよび-3Vの各電圧を印加した際のリーク電流密度は、それぞれ、 $7 \times 10^{-8} \text{ A/cm}^2$ 、 $8 \times 10^{-9} \sim 8 \times 10^{-8} \text{ A/cm}^2$ であり、C-V特性ではほぼ0.9Vのヒステシスが存在する。X線光電子スペクトル(XPS:X-ray photoelectron spectrum)測定およびC-V特性から求めたSiO<sub>2</sub>膜厚は、8.5nm(XPS)および6.7nm(C-V)であった。

- [0256] 以上はHNO<sub>3</sub>水溶液又はHCl<sub>4</sub>水溶液中で形成したSiO<sub>2</sub>膜41・42にアニール等の後処理を施さない場合の結果である。SiO<sub>2</sub>膜41・42形成後、これを窒素中で熱処理(post-oxidation annealing-以下、POA処理という)を施すことによって、以下に示すように、電気特性が向上した。
- [0257] 図16および図17は、上述の0.01モルの過塩素酸(HClO<sub>4</sub>)水溶液中で被処理基板2に10Vの電圧を10分間印加することによって形成したSiO<sub>2</sub>膜41・42(図15に示すもの)を、窒素中200℃で30分間の加熱によるPOA処理した後、アルミニウム電極を形成した薄膜トランジスタのI-V特性図およびC-V特性図である。これによると、上記SiO<sub>2</sub>膜41・42上のゲート電極に4Vおよび-4Vの各電圧を印加した際のリーク電流密度は、それぞれ、 $1 \sim 8 \times 10^{-8} \text{ A/cm}^2$ 、 $1 \sim 8 \times 10^{-9} \text{ A/cm}^2$ であり、この熱処理(POA処理)により処理前の値の1/5-1/10程度に減少した。また、C-V特性でも、ヒステシスが0.4V程度と、この熱処理(POA処理)で約半分になった。
- [0258] 更に、フーリエ赤外の吸収(FT-IR)スペクトルから、200℃での熱処理によってSiO<sub>2</sub>膜41・42中の水分子の脱離が認められ、このことから、上述の電気特性の向上はトラップ準位として働く水分子の脱離によるものと見られる。
- [0259] XPS測定から求めたSiO<sub>2</sub>膜の厚みは8.5nmで、熱処理前と変化はないが、C-V特性から求められるSiO<sub>2</sub>膜の厚みは、7.6nmで、熱処理前より少し増加した値になる。これは、上記熱処理による水分子の離脱で誘電率が低減したことに因るとみられる。すなわち、C-V特性およびXPS測定から求めたSiO<sub>2</sub>膜41・42の比誘電率を熱処理前後で比較すると、4.9(処理前)および4.4(処理後)と見積もられ、これは、処理前には膜中に極性の大きなH<sub>2</sub>O(水分子)やOHイオンの存在で比誘電率が高く、処理後にはH<sub>2</sub>Oが脱離して比誘電率が低減したことによると考えられる。
- [0260] 図18および図19は、1モルの硝酸(HNO<sub>3</sub>)水溶液中、印加電圧20Vで形成したS



$\text{SiO}_2$  膜15に対して、窒素中600℃で加熱処理したのち、これにMOSダイオードを形成して得たC-V特性図およびI-V特性図である。これによると、C-V特性中のヒステレシスはかなり小さくなり、また、I-V特性で、電極への印加電圧10Vおよび-10Vでのリーク電流密度は、約 $1 \times 10^{-5} \text{ A/cm}^2$ および $1 \times 10^{-6} \text{ A/cm}^2$ 程度であった。窒素中200℃での熱処理によって $\text{SiO}_2$  膜41・42中の $\text{H}_2\text{O}$ は除かれるが、OHイオンは500℃でないと除かれない。従って、600℃での加熱処理による電気特性の向上は、OHイオンが除去されたことによるものである。

- [0261] 一方、OHイオンは、水素雰囲気中200℃でのPOA処理、あるいはゲート電極形成後の熱処理 (post-metallization annealing 以下、PMA処理という) で除去されることを確認したので、上記熱処理を水素雰囲気中200℃で実施することが水分子およびOHイオンの除去に有効であることがわかった。
- [0262] なお、以上説明した電圧印加法および2段階酸化法を組み合わせ、ゲート酸化膜4を形成することもできる。例えば、2段階酸化法の少なくとも1つの工程を、電圧を印加しながら行っても良い。
- [0263] 以上のように、酸化膜形成工程 (電圧印加法、および、2段階酸化法) では、被処理基板2を酸化性溶液に浸漬してゲート酸化膜4 (化学酸化膜) を形成している。このため、基板の表面が凹凸や曲面を有していても、酸化性溶液は、均一に被処理基板2表面に行き渡る。これにより、ゲート酸化膜4を形成すべき全領域に渡って、膜厚が均一なゲート酸化膜4を形成できる。従って、信頼性の高い高品質なゲート酸化膜4を備えた薄膜トランジスタを製造できる。
- [0264] 薄膜トランジスタにおいて、ゲート酸化膜4の膜質は、薄膜トランジスタの電気特性や信頼性を決定する重要な役割を担っている。すなわち、薄膜トランジスタにおいて、完全な絶縁性が要求されるゲート酸化膜4は、薄膜トランジスタを備えた各種デバイスの性能 (信頼性・特性) に直接影響するため、特に、高品質・高信頼性が要求される。従って、上記の酸化膜形成工程によって、ゲート酸化膜4を形成することによって、絶縁耐性等の特性に優れた信頼性の高い高品質なゲート酸化膜4を形成できる。このため、ゲート酸化膜4の薄膜化が可能である。その結果、従来よりも薄型化した薄膜トランジスタを製造できる。

- [0265] さらに、上記の構成では、酸化力の強い活性酸化種を、酸化性溶液の加熱または電気分解によって形成し、これによって、化学酸化膜を形成しているため、例えば、200℃以下の温度であっても、化学酸化膜の形成が可能である。従って、フレキシブルな基板（例えば、プラスチック；ポリエチレンテレフタレート（PET））を有する液晶ディスプレイの製造にも適用可能な、薄膜トランジスタを製造できる。これにより、プラスチック基板上でも閾値の低いプラスチック薄膜トランジスタを製造できる。
- [0266] ここで、「活性酸化種」とは、通常酸素（ $O_2$ ）に比べて、化学反応を起こしやすい酸素を示す。例えば、原子状態の酸素、解離酸素イオン（ $O^{\cdot -}$ ）、準安定状態の酸素（例えば、通常の3重項酸素を励起して生成する1重項酸素など）、過酸化物イオン（ $O_2^{2-}$ ）、超酸化物イオン（スーパーオキシイオン； $O_2^{\cdot -}$ ）、オゾン化物イオン（ $O_3^{\cdot -}$ ）、水酸化物イオン（ $OH^{\cdot -}$ ）、ペルヒドロキシイオン（ $OOH^{\cdot -}$ ）、これらのラジカルを示している。
- [0267] また、「活性酸化種を含む酸化性溶液」とは、上記活性酸化種を含む溶液であり、上記活性酸化種のうち、少なくとも1つを生成する溶液であれば、特に限定されるものではない。酸化性溶液、硝酸、過塩素酸、硫酸などの強酸、オゾン溶解水、過酸化水素水、塩酸と過酸化水素水との混合溶液、硫酸と過酸化水素水との混合溶液、アンモニア水と過酸化水素水との混合溶液、硫酸と硝酸との混合溶液、王水、および沸騰水の群から選ばれた少なくとも1つの溶液、またはそれらの混合物からなることが好ましい。そして、酸化性溶液は、ハロゲンや金属を含んでいない溶液であることが好ましい。ハロゲンや金属は、形成した化学酸化膜から除去することが困難であり、膜質の劣化につながるためである。このため、酸化性溶液は、硝酸であることが特に好ましい。
- [0268] なお、酸化性溶液の濃度は、基板に化学酸化膜を形成できる程度の濃度であればよく、化学酸化膜の形成されやすさ（酸化のされやすさ）によって異なる。高濃度であるほど、酸化力も強いので、化学酸化膜が形成されにくい（酸化されにくい）場合には、高濃度の酸化性溶液を用いる。
- [0269] 本製造方法では、化学酸化膜を形成すべき基板が、表面に、単結晶シリコン、多結晶シリコン、非晶質シリコン、連続粒界結晶シリコン、炭化シリコンおよびシリコン・ゲルマニウムから選ばれる少なくとも1つのシリコン化合物を備えており、上記シリコン化

合物を直接酸化することにより、シリコン酸化膜(二酸化シリコン膜)を形成することが好ましい。二酸化シリコン膜は、ゲート酸化膜をはじめ、種々の用途の絶縁酸化膜として使用されている。このため、上記酸化膜形成工程を行うことにより、絶縁耐性等の特性に優れた信頼性の高い高品質な二酸化シリコン膜を、化学酸化膜として備えた薄膜トランジスタを形成できる。

[0270] 多結晶シリコン(ポリシリコン)は、ゲート電極材料として、セルフアライン法を適用できる点で優れている。このため、多結晶シリコンをゲート電極として、利用することは好ましい。しかし、基板上への多結晶シリコンの形成は、CVD法による堆積によって行われるが、CVD法では、均一な酸化膜を形成することが困難である。このため、ある程度酸化膜を厚く形成しないと、目的とする酸化膜の特性(例えば、リーク電流を抑えるなど)を得ることができない。従って、高品質の酸化膜を形成しない限り、薄膜トランジスタのより一層の薄膜化を達成することはできない。特に、基板に積層されるシリコンは、単結晶シリコンから多結晶シリコン(ポリシリコン)へ移行しつつある。しかし、多結晶シリコンは、CVD法によって、基板上に堆積して形成される。このため、形成された多結晶シリコンの表面は、凹凸形状となる。

[0271] また、薄膜トランジスタは、信頼性の高い高品質なゲート酸化膜を備えた高性能な薄膜トランジスタである。また、このような薄膜トランジスタを例えば、スイッチング素子やメモリセル用のキャパシタに適用することも可能である。例えば、画素用のキャパシタなどにも適用できる。従って、このような薄膜トランジスタを、液晶ディスプレイ、有機ELディスプレイ、フラットパネルディスプレイなどの各種ディスプレイに適用することによって、容量や画素が安定した表示装置を提供できる。

[0272] なお、本製造方法における上記酸化膜形成工程は、例えば、酸化膜の改質方法として利用可能である。具体的には、従来、ゲート酸化膜は、CVD法による堆積法や熱酸化法によって形成されてきた。しかし、これらの方法では、高品質なゲート酸化膜を均一に形成ができない。すなわち、従来のゲート酸化膜は、不均一な酸化膜である。

[0273] そこで、このような不均一なゲート酸化膜に対して、電圧印加法および／または2段階酸化法を行うことは好ましい。例えば、CVD法などによってゲート酸化膜を形成し

た後、電圧印加法および2段階酸化法の少なくとも一方によって、そのゲート酸化膜を処理することが好ましい。これにより、CVD法などによって形成された不均一なゲート酸化膜を、均一化することが可能となる。すなわち、電圧印加法および2段階酸化法を、不均一なゲート酸化膜の膜質を改善するゲート酸化膜の改質方法として利用できる。

[0274] このように、例えば、CVD法等によって形成された不均一な酸化膜に対して、前記本製造方法における酸化膜形成工程の処理を施すことによって、不均一な酸化膜の膜厚を、均一にすることができる。従って、不均一な酸化膜を、信頼性の高い酸化膜に改質することができる。

[0275] すなわち、通常、TFT等のトランジスタの酸化膜(例えば、ゲート酸化膜)は、CVD法により形成される。ところが、CVD法は、基板上に酸化膜を堆積する方法であるため、特に、凹凸形状を有する基板に対して、均一な酸化膜を形成できない。このため、従来使用されている酸化膜の品質は、不充分である。

[0276] そこで、酸化膜形成工程を行うことにより、このような不十分な酸化膜が形成された基板を、活性酸化種を含む溶液に浸漬する。これにより、上記基板は、酸化力の強い高酸化性溶液によって、直接酸化される。その結果、酸化膜の膜厚を均一にすることができ、信頼性の高い酸化膜を形成できる。

[0277] なお、上記の説明では、化学酸化膜として、特に絶縁性を得るために、高品質・高信頼性を要求されるゲート酸化膜について説明したが、化学酸化膜の種類はこれに限定されるものではなく、酸化性溶液によって酸化物を形成するどのような用途の酸化膜にも適用可能である。

[0278] また、上記酸化膜形成工程では、電圧印加法や2段階酸化法における、印加電圧の大きさや酸化性溶液の濃度や、その工程の処理時間を調節することによって、化学酸化膜の膜厚の制御も可能である。上記のように、酸化膜形成工程では、高品質な化学酸化膜を形成できるため、化学酸化膜の薄膜化が可能である。従って、薄膜化した化学酸化膜を備えた薄膜トランジスタは、従来よりも駆動電圧が低くなる。

[0279] [製造例4]

ここでは、製造例1のように、第1の化学酸化膜(二酸化シリコン膜41)を形成した後

、二酸化シリコン膜41を形成した基板を、40% (wt) の硝酸水溶液に浸漬したまま、共沸硝酸水溶液となるまで加熱(濃縮)することによって、第2の化学酸化膜(二酸化シリコン膜42)を形成した場合(連続酸化)と、40% (wt) の硝酸水溶液と共沸硝酸水溶液とを独立して設け、40% (wt) の硝酸水溶液を用いて第1の化学酸化膜(二酸化シリコン膜41)を形成した後、二酸化シリコン膜41を形成した基板を、共沸硝酸水溶液に浸漬することによって、第2の化学酸化膜(二酸化シリコン膜42)を形成した場合(不連続酸化)とを比較した。

[0280] 具体的には、連続酸化では、まず、RCA洗浄した基板を、40wt%硝酸に10分浸漬する。その後、その基板を浸漬したまま、硝酸が共沸状態となるまで加熱する。そして、共沸硝酸となってから、2時間浸漬する。

[0281] 一方、不連続酸化では、まず、RCA洗浄した基板を、40wt%硝酸に10分浸漬する。次に、40wt%硝酸から、基板を取り出し、洗浄後、共沸硝酸に2時間浸漬する。

[0282] このようにして形成した二酸化シリコン膜を比較したところ、図30に示すように、連続酸化では、比較的厚い4nm程度の二酸化シリコン膜が形成されたのに対し、不連続酸化では、約1nm程度の二酸化シリコン膜しか形成されなかった。

[0283] また、図29に示すように、連続酸化によるTFT多結晶薄膜の酸化では、不連続酸化の場合よりも短時間で厚い化学酸化膜を形成することが可能であった。

[0284] 本発明は上述した実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、請求項に開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

[0285] [実施の形態2]

本発明の一実施形態について図21ないし図28に基づいて説明すると以下の通りである。以下では、シリコン基板上に二酸化シリコン膜および電極が形成されてなるMOSキャパシタの製造方法を例に挙げて説明する。なお、本発明は、これに限定されるものではない。

[0286] 本実施形態におけるMOSキャパシタ(半導体装置)の製造方法は、濃度の異なる酸化性溶液を、半導体表面に接触させることにより、半導体表面に段階的に化学酸化膜を形成する酸化膜形成工程を有することを特徴とする方法である。以下、本発

明に特徴的な酸化膜形成工程、および、その工程を実施する半導体の製造装置について説明する。

[0287] 図21は、本発明の第2の実施形態として、シリコン基板(半導体)上に二酸化シリコン膜を形成する方法で使用した製造装置の主要部の概略断面図であり、被処理用のシリコン基板10を、第一処理槽20内の低濃度酸化性溶液30に浸すことによって、シリコン基板10表面に第一酸化膜(第1の化学酸化膜)40を形成した後に、第1酸化膜40を形成した被処理用のシリコン基板10を、第二処理槽50内の高濃度の酸化性溶液60に浸すことによって、第1酸化膜40に第二酸化膜(第2の化学酸化膜;図示せず)を形成し、第1酸化膜40と第2酸化膜とからなる二酸化シリコン膜70を形成できるように構成したものである。すなわち、この製造装置は、以下に示す、本発明の酸化膜の形成方法を実施する酸化膜形成部を構成している。

[0288] 図22(a)ー図22(f)は、上記図9に示した製造装置により、シリコン基板111上に二酸化シリコン膜17および電極118を形成して、MOSキャパシタを製造する方法を開示する工程フロー断面図であり、以下に本発明の一実施形態の方法を説明する。

[0289] まず、図22(a)のように、シリコン基板111上に、予め、分離領域112を形成する。ここでは、シリコン基板111には、比抵抗が $10\sim 15\Omega\text{cm}$ 、面方位(100)のP形基板を用いた。そして、このシリコン基板111にチャンネルストッパーのボロン(B)を注入後、シリコン基板111の一方の面に、分離領域112として、LOCOS(local oxidation of silicon)技術で作られる二酸化シリコン膜を約500nmの膜厚で形成した。この分離領域112は、LOCOSに限らず、例えばシリコン基板に埋め込みの二酸化シリコン膜を形成したものでも良い。また、シリコン基板111は、上記の特性に限定されるものではない。なお、図22(a)において、自然酸化膜113自然酸化膜113が形成されている領域が、以下に示す工程で、二酸化シリコン膜116を形成すべき領域であり、活性領域114として示している。また、図9におけるシリコン基板1は、図22(b)に示すようなシリコン基板111上に形成された分離領域(LOCOS酸化膜)を含めた全体を便宜的に示したものである。)

図22(a)に示すように、この過程でシリコン基板111の表面に自然酸化膜113自然酸化膜113が形成されているときは、よく知られているRCA洗浄方法、すなわちアン

モニアー過酸化水素系水溶液で洗浄した後、濃度0.5% (容量比、以下、vol.と記す) の希フッ酸溶液に約5分間浸漬することで、図22(b)のように、自然酸化膜113自然酸化膜113を完全に除去できる。すなわち、シリコン基板111の活性領域114が露出する。

[0290] 次に、シリコン基板111を超純水で5分間リンス処理(洗浄)した後、シリコン基板111を、図9に示す第一処理槽2内に満たした、低濃度酸化性溶液3に浸漬した。これにより、図22(c)に示すように、活性領域114には、第1酸化膜(第1の化学酸化膜)が形成される。なお、ここでは、浸漬時間を10分間とした。このように、表面を清浄処理したシリコン基板111を、低濃度酸化性溶液3に10分間浸漬し、図22(c)に示すような第一酸化膜115を形成した。また、第1酸化膜115は、シリコン基板111が酸化された二酸化シリコン膜である。

[0291] なお、低濃度酸化性溶液3とは、低濃度で酸化力の強い溶液(酸化性溶液)である。ここでは、酸化性溶液として、濃度40% (重量比; 以下、「wt」とする) の硝酸水溶液を用いた。また、第1酸化膜115の膜厚を、1.1nmとした。

[0292] 続いて、第1酸化膜115を形成したシリコン基板111を、図9に示す第二処理層5内に満たした、高濃度酸化性溶液6に浸漬した。これにより、図22(d)に示すように、シリコン基板111の酸化反応がさらに進行し、第1酸化膜115上にさらに第2の酸化膜(図示せず)が形成され、二酸化シリコン膜116となる。つまり、二酸化シリコン膜116は、図22(c)の工程で形成した第1酸化膜115と、図22(d)の工程で形成した第2酸化膜(図示せず)とから構成されている。すなわち、二酸化シリコン膜116は、形式的には第1酸化膜115と第2酸化膜とから構成されるが、いずれの組成も二酸化シリコンであるため、実際には、1層の二酸化シリコン膜116である。なお、ここでは、浸漬時間を10分間とした。このように、第1酸化膜115を形成したシリコン基板111を、高濃度酸化性溶液6に10分間浸漬し、図22(d)に示すような二酸化シリコン膜116を均一に形成した。ここでは、二酸化シリコン膜116の膜厚を、10nmとした。

[0293] なお、高濃度酸化性溶液6とは、低濃度で酸化力の強い溶液(酸化性溶液)である。ここでは、高濃度酸化性溶液として、濃度68% (wt) の共沸硝酸を用いた。

- [0294] つづいて、図22(e)のように、二酸化シリコン膜116および分離領域112上に金属膜(金属を含む膜)17を形成した。ここでは、この金属膜117として、1重量%のシリコンを含むアルミニウム合金を、周知の抵抗加熱蒸着法により膜厚約200nmに堆積することで形成した(以下、この種の金属膜電極を単にAl電極と称する)。なお、金属膜117は、Al電極に限定されるものではなく、例えば、この金属膜117に代えて、ポリシリコン電極(材)を付着させて用いることもできる。
- [0295] その後、図22(f)のように、金属膜117を所望の形状にパターンニングして、電極118を形成することで、MOSキャパシタを製造することができる。
- [0296] このようにして製造したMOSキャパシタ(半導体装置)は、図23に示すように、安定なキャパシタ容量(静電容量)が得られる。図23は、本実施形態で得たMOSキャパシタの静電容量(C)と印加電圧(V)との関係、いわゆるC-V特性図である。この特性図で見られるように、電極118に正電圧を印加することにより、シリコン基板111と二酸化シリコン膜との界面(シリコン基板表面)(酸化膜との界面(半導体表面))に反転層が誘起され、安定なキャパシタ容量(静電容量)が得られている。
- [0297] このように、本実施形態では、シリコン基板111を濃度の異なる硝酸水溶液に浸漬することにより、シリコン基板111に2段階で、二酸化シリコン膜15を形成している。すなわち、シリコン基板(半導体)111に、濃度40%(wt)の硝酸水溶液(第1の濃度の酸化性溶液)を接触させることにより、シリコン基板111表面に第1酸化膜(第1の化学酸化膜)15を形成する工程と、第1酸化膜115に、第1酸化膜115を形成するのに用いた濃度40%(wt)以上の高濃度の硝酸水溶液(第2の濃度の酸化性溶液、前述では68%(wt)の硝酸水溶液)を接触させることにより、第1酸化膜115上に第2酸化膜を形成する工程とにより、MOSキャパシタを構成する二酸化シリコン膜116を形成した。
- [0298] また、このようにして形成した上述のMOSキャパシタは、図23のC-V特性図からもわかるように、リーク電流密度も、通常の高濃度熱酸化法で形成した二酸化シリコン膜を絶縁膜に用いて形成したMOSキャパシタのリーク電流密度特性と同程度ないしはそれ以上であり、確実に高性能が認められる。
- [0299] なお、上記の製造例では、二酸化シリコン膜116の膜厚を10nmとしたが、その膜



厚は特に限定されるものではない。シリコン基板111を低濃度酸化性溶液3および高濃度酸化性溶液6に浸漬する時間を調節することによって、第1酸化膜115および二酸化シリコン膜15の膜厚が変化する。すなわち、目的とする膜厚に応じて、シリコン基板111を酸化性溶液に浸漬する時間を設定すればよい。また、酸化性溶液の濃度によっても、第1酸化膜115等の酸化膜の生成速度も変わる。従って、浸漬時間は、酸化性溶液の種類・濃度、形成する酸化膜の膜厚に応じて設定すればよく、特に限定されるものではない。

- [0300] なお、本実施形態では、低濃度の酸化性溶液または酸化性気体として、濃度40% (wt)の硝酸水溶液を用いた例で述べたが、これに代えて、過塩素酸、硫酸、オゾン溶解水、過酸化水素水、塩酸と過酸化水素水との混合溶液、硫酸と過酸化水素水との混合溶液、アンモニア水と過酸化水素水との混合溶液、硫酸と硝酸との混合溶液および王水の群から選ばれた少なくとも1つの水溶液を用いることもでき、さらに酸化力のある沸騰水を用いることもできる。
- [0301] また、本実施形態では、高濃度の酸化性溶液または酸化性気体として、硝酸濃度が68% (wt)の硝酸水溶液(いわゆる共沸硝酸)を用いたが、これに代えて共沸過塩素酸、共沸硫酸、及び王水の群から選ばれる少なくとも1つの水溶液を用いることもできる。
- [0302] また、高濃度の酸化性溶液として水との共沸混合物を用いると、その溶液および蒸気(すなわち気体)は半導体に化学酸化膜を形成中それぞれ濃度が一定になり、化学酸化膜の成長の制御を時間管理で行うことができる。従って、高濃度の酸化性溶液は共沸混合物であることが好ましい。
- [0303] また、後述する実施例に示すように、低濃度の酸化性溶液によって形成される第1の化学酸化膜(第1酸化膜115)は、有孔(ポアー)を有することが好ましい。すなわち、第1の化学酸化膜は、比較的原子密度の低い膜であることが好ましい。これにより、高濃度の酸化性溶液による第2の化学酸化膜の形成がスムーズに進行する。これは、第1の化学酸化膜に存在するポアーに、酸化性溶液が作用(接触)することによって、第2の化学酸化膜が形成されるためである。つまり、ポアーを含む低い原子密度の第1の化学酸化膜が触媒となって、第2の化学酸化膜形成の酸化反応が、順次進

行するため、より一層高品質の化学酸化膜を形成できる。

[0304] また、上記の説明では、図9に示すように、第1処理槽2と第2処理槽5にそれぞれ満たした低濃度酸化性溶液3および高濃度酸化性溶液6(2種類の濃度の酸化性溶液)によって、化学酸化膜を形成している。しかし、化学酸化膜の形成法は、これに限定されるものではなく、例えば、上記低濃度から高濃度へ多段階(2種類以上の濃度の酸化性溶液またはその気体を準備する)で、順次高濃度に切り替えてもよい。また、酸化性溶液の濃度を低濃度から高濃度へ連続的に上昇させてもよい。つまり、低濃度溶液を濃縮することにより、連続的に高濃度溶液としてもよい。たとえば、共沸濃度未満の酸化性溶液(低濃度の酸化性溶液)を、共沸濃度になるまで加熱して濃縮すれば、その加熱状態を維持することにより、共沸濃度となった酸化性溶液は、一定の溶液組成・蒸気組成となる。これにより、化学酸化膜の成長の制御を、時間管理で行うことができる。従って、化学酸化膜の形成(厚さや品質)を、より高精度に制御することが可能となる。

[0305] なお、上記低濃度および高濃度の酸化性溶液は、酸化力の強い酸化種(例えば、酸素イオン、水酸化物イオン、過酸化物イオンなどの酸素のイオンやラジカル)であることが好ましい。これにより、200℃以下での化学酸化膜の形成が可能となる。従って、200℃以下での化学酸化膜の形成が要求されるフレキシブルな液晶ディスプレイの製造におけるTFTの形成にも好適に利用することができる。

[0306] 本実施形態では、上述の二酸化シリコン膜116に対して、窒素を含む気体中、とりわけプラズマ窒化処理で表面の一部を窒化シリコンに転化した窒化シリコン含有二酸化シリコン膜を形成することや、上述の窒化処理後の窒化シリコン含有膜上に重ねて、CVD法などで厚い $\text{SiO}_2$ 等の絶縁膜を形成することも可能である。

[0307] 窒化化学酸化膜は、基本的には、その組成に応じて、酸化膜と窒化膜との中間的な性質を有する。例えば、酸化膜中に比べて窒化膜中では、不純物の拡散係数が小さいため(熱窒化)、窒化化学酸化膜は、ゲート電極中にドーピングした不純物、特にホウ素のSi基板中への外方拡散を阻止する能力に優れている。このため、窒化化学酸化膜は、極薄ゲート絶縁膜(例えば4nm以下)を必要とする半導体装置に適用可能である。

- [0308] このように、窒化処理は、トランジスタを高性能化するための1つの手段であり、この窒化処理によって、より一層化学酸化膜の膜質が向上できる。従って、化学酸化膜の薄膜化が可能となる。
- [0309] なお、「窒化処理する」とは、形成した二酸化シリコン膜116(化学酸化膜)の少なくとも一部を窒化することである。つまり、窒化処理とは、半導体表面の酸化により化学酸化膜を形成した後、窒化種を含んだ雰囲気中で加熱することにより、化学酸化膜の少なくとも一部を窒化する処理である。
- [0310] 窒化処理としては、アンモニア( $\text{NH}_3$ )窒化、亜硝酸( $\text{N}_2\text{O}$ )窒化、一酸化窒素( $\text{NO}$ )窒化、などが挙げられる。これらの方法では、窒化種が、アンモニア、亜硝酸、一酸化窒素となる。なお、 $\text{NO}$ 窒化により得られた窒化化学酸化膜は、特性を劣化させず、ゲート絶縁膜の経時絶縁破壊耐性、ホットキャリア耐性に優れている。
- [0311] 本実施形態の他の例としては、上述の二酸化シリコン( $\text{SiO}_2$ )膜16上に高誘電体膜例えば、ハフニウムオキシド、酸化アルミニウム等を積層した複合膜とすることによって、MOSTランジスタのゲート絶縁膜に用いることができる。その場合は高誘電体膜のみを用いる場合に比べて、トランジスタ特性の性能向上(リーク電流の低減、界面準位の低減等による移動度の向上など)が得られる。上記高誘電体膜の下に形成する二酸化シリコン膜は例えば1nmまたはそれ以下の極薄膜でも良い。なお、通常の熱酸化法で形成する二酸化シリコン膜は1nm程度のものでは、リーク電流や界面準位が大きく実用に耐えないが、本実施形態の二酸化シリコン( $\text{SiO}_2$ )膜16は、この上に厚い絶縁膜を形成した積層構造の複合膜にも適する。さらに、上記高誘電体膜のみでなく、本実施形態の酸化膜は強誘電体膜を積層して形成したものにも適用できる。
- [0312] なお、上記の説明では、金属膜117(金属を含む膜)としてアルミニウムを用いたが、金属原子を含む膜としては、アルミニウム、マグネシウム、ニッケル、クロム、白金、パラジウム、タングステン、チタン、及びタンタルの群から選ばれる金属原子を含む膜が挙げられる。なお、金属原子を含む膜としては活性な金属原子を含む膜が望ましく、例えばアルミニウム、マグネシウム、ニッケルなどの金属膜や、シリコンを含んだアルミニウムなどの合金膜が望ましい。また、金属原子を含む膜としては窒化チタンや五

酸化タンタルなどの化合物を用いることもできる。

- [0313] また、本実施形態では、被処理用基板として単結晶シリコン基板111を用いてMOSキャパシタを製造する例で説明したが、ここで述べた各工程は、ガラス基板上やPETなどの基板上に多結晶(微結晶を含む)シリコンあるいは非晶質シリコンを形成して、薄膜トランジスタ(TFT)を形成する場合にも適用できる。すなわち、化学酸化膜を形成すべき半導体は、シリコンを含んでおり、形成する化学酸化膜が二酸化シリコン膜であることが好ましい。
- [0314] なお、上記単結晶シリコン基板は平面形状に限られることなく、3次元形状や球状の凹凸や曲面を持つ基板で、その凹凸や曲面の領域をトランジスタのチャンネルに利用したものでも、本実施形態で述べた二酸化シリコン膜などの絶縁膜をその凹凸や曲面に低温で均一に形成することができる。
- [0315] さらに、上述の各工程は、MOSキャパシタを製造する場合に限らず、ゲート絶縁膜にこの二酸化シリコン膜などの絶縁膜を用いるMOSTランジスタ、さらには大規模集積回路(LSI)、例えば、フラッシュメモリ等のメモリの容量絶縁膜を製造する過程などにも適用可能である。
- [0316] なお、上記の説明では、化学酸化膜として、二酸化シリコン膜を形成したが、化学酸化膜は酸化される半導体の種類に応じて変わるものであり、二酸化シリコン膜に限定されるものではない。
- [0317] また、上記の説明では、シリコン基板111に電圧を印加していないが、電圧を印加して二酸化シリコン膜を形成することによって、酸化反応の進行を促進できる(二酸化シリコン膜の形成速度を上昇できる)。
- [0318] また、上記の説明では、シリコン基板111を低濃度および高濃度酸化性溶液3・6に浸漬している。このため、非常に簡単な構成で、酸化膜の形成が可能である。しかし、シリコン基板111を必ずしも浸漬する必要はなく、シリコン基板に酸化性溶液を作用させることができればよい。例えば、低濃度または高濃度の酸化性溶液の蒸気(酸化性気体)に曝す方法をとることもできる。この場合、前述の酸化性溶液の蒸気を用いればよい。
- [0319] 以下、実施例により、本発明をさらに詳細に説明するが、本発明はこれに限定され

るものではない。

[0320] 〔実施例1〕

二段階溶液酸化による化学酸化膜の形成方法で、3.5nmの膜厚をもった $\text{SiO}_2$ 膜の形成について述べる。

[0321] まず、第1の化学酸化膜(第1酸化膜115)の形成するため、シリコン基板111を、電圧印加をしないまま40%(wt)の硝酸水溶液に浸漬して、ポーラスで比較的原子密度の低い、原子密度 $2.22 \times 10^{22}$ 原子/cm<sup>3</sup>の $\text{SiO}_2$ 膜(第1酸化膜115;化学酸化膜)を厚さ1.1nmに形成した。

[0322] ついで、第2の化学酸化膜の形成を形成するため、硝酸濃度68%(wt)の共沸硝酸水溶液(沸点120.7℃)に浸漬して、原子密度 $2.34 \times 10^{22}$ 原子/cm<sup>3</sup>の第1の化学酸化膜よりも厚い $\text{SiO}_2$ 膜を形成した(全膜厚3.5nm)。

[0323] 上記第1及び第2の各酸化過程(第1および第2の化学酸化膜の形成工程)では、最初の40%(wt)の硝酸水溶液中で形成された第1の化学酸化膜の $\text{SiO}_2$ 膜に存在するポアーが硝酸の分解のサイトになって、つまり、このポアーを含む低い原子密度の上記 $\text{SiO}_2$ 膜(第1酸化膜115)が触媒となって、第2の化学酸化膜を形成する硝酸酸化が、順次進行したものと考えられる。

[0324] 図24は、上記の二段階による硝酸酸化過程で形成された $\text{SiO}_2$ 膜16(化学酸化膜)のXPSスペクトル特性図を示し、鋭い2本のピークがシリコン基板からのSi(2p)軌道で放出された光電子によるもの、幅の広いピークが上記 $\text{SiO}_2$ 膜16から放出される光電子によるものである。これらのピークの面積強度比から、上記 $\text{SiO}_2$ 膜16の全膜厚を3.5nmと求めることができた。

[0325] これに対して、第1の化学酸化膜の形成なしで、最初から上記第2の化学酸化膜の形成と同じ条件で、シリコン基板を硝酸濃度68%(wt)の共沸硝酸水溶液に浸漬した場合には、ポアーのない、原子密度の高い $\text{SiO}_2$ 膜が形成され、膜厚も1.4nmと小さいことが確かめられた。

[0326] 図25は、上述の二段階による硝酸酸化過程で得た、膜厚3.5nmの $\text{SiO}_2$ 膜16を持つMOS構造ダイオードの、PMA処理前後でのI-V特性図である。これは、MOS構造ダイオードの状態のまま、水素雰囲気中250℃でPMA処理を施すことによって、順

バイアス1Vおよび逆バイアス-1Vの際のリーク電流密度は、それぞれ $1 \times 10^{-4} \text{ A/cm}^2$ および $2 \times 10^{-6} \text{ A/cm}^2$ となり、PMA処理前のそれぞれ $1 \times 10^{-3} \text{ A/cm}^2$ および $7 \times 10^{-4} \text{ A/cm}^2$ の各値からリーク電流密度が確実に減少したことを示している。

[0327] 図26は、上述の二段階による硝酸酸化過程で得た3.5nmの膜厚の $\text{SiO}_2$ 膜16を持つMOS構造ダイオードの、PMA処理前のC-V特性図である。このC-V特性図には、界面準位に由来する瘤(特性のふくらみ)がみられるとともに、ヒステレシスが存在する。このダイオードを、そのまま水素雰囲気中250℃で加熱処理する、いわゆるPMA処理を施すことにより、上述の瘤は完全に消滅し、またヒステレシスもほとんどなくなった。

[0328] この実施例では、膜厚3.5nmの $\text{SiO}_2$ 膜16上にAl電極17を形成して、その後、水素雰囲気中250℃で加熱するPMA処理したことで、界面準位や $\text{SiO}_2$ 中のギャップ準位が消滅して、さらに $\text{SiO}_2$ 膜16のバンドギャップが増大することによって、リーク電流密度を顕著に減少させ、絶縁膜の性能向上が可能であることを述べたが、この例に限らず、経験により、硝酸水溶液への浸漬時間を長くすることによって、 $\text{SiO}_2$ 膜16の膜厚はこれを超えて、数十nmのものも形成でき、加えて、上述のPMA処理を数百℃(たとえば450℃)程度の適値に選定することにより、MOS構造の電気特性の向上、特にヒステレシスの消滅とリーク電流密度の低減、絶縁破壊耐圧の向上を実現することができた。

[0329] 図27は、第1の化学酸化膜の形成として、シリコン基板111を、電圧印加をしないまま40%(wt)の硝酸水溶液に浸漬して、ポーラスで比較的原子密度の低い、原子密度 $2.22 \times 10^{22} \text{ 原子/cm}^3$ の $\text{SiO}_2$ 膜(第1の化学酸化膜)を厚さ1.1nmに形成して、ついで、第2の化学酸化膜の形成として、硝酸濃度68%(wt)の共沸硝酸水溶液(沸点120.7℃)に浸漬して $\text{SiO}_2$ 膜16を形成した場合の、共沸硝酸への浸漬時間と $\text{SiO}_2$ 膜16の膜厚との関係を示したものである。 $\text{SiO}_2$ 膜16の膜厚は浸漬時間に対してほぼ直線的に増加して、10nm以上の膜厚を持つ $\text{SiO}_2$ 膜16も形成できることがわかる。

[0330] また、上述の二段階の硝酸酸化過程は、低濃度から高濃度への段階を二段のステップアップで切り替えることの他に、低濃度から高濃度へ多段階で順次切り替えること、あるいは低濃度から高濃度へ連続的に換えること、たとえば、40%(wt)の硝酸水

溶液に浸漬して沸騰状態を維持したまま硝酸濃度68% (wt) の共沸硝酸水溶液 (沸点120.7℃) になるまで継続することも、本発明の実態として含む。つまり、本実施形態による酸化は、実施の形態1のような連続酸化でも、不連続酸化でもよい。

[0331] 〔実施の形態3〕

本発明の第3の実施形態について説明する。基板上の多結晶シリコンによりTFTを形成する場合、そのゲート絶縁膜に積層の二酸化シリコン ( $\text{SiO}_2$ ) 膜を用いる。そこで、ここではそれと同様に、基板上の多結晶シリコン (すなわち、シリコン基板111が多結晶シリコン基板である) に二酸化シリコン膜を形成して、これでMOSキャパシタ (その容量絶縁膜) を製作した例 (実施例2) について述べる。

[0332] この場合は、基板上の多結晶シリコン表面に、二段階の硝酸酸化過程で二酸化シリコン ( $\text{SiO}_2$ ) 膜を形成するのが適当である。

[0333] 上記〔実施の形態2 (実施例1)〕と同様 (図22(a)ー図22(f) 参照) に、まず、第1の化学酸化膜の形成として、基板上の多結晶シリコン層を、電圧印加をしないで、40% (wt) の硝酸水溶液に浸して (接触させて)、 $\text{SiO}_2$  膜 (化学酸化膜) を厚さ1.1nmに形成した (図22(c))。

[0334] ついで、第2の化学酸化膜の形成として、上記第1の化学酸化膜 ( $\text{SiO}_2$  膜) を持つ基板上の多結晶シリコン層を、沸騰状態の硝酸濃度68% (wt) の共沸硝酸水溶液 (沸点120.7℃) に、電圧印加をしないで浸して (接触させて)、厚い第2の化学酸化膜 ( $\text{SiO}_2$ ) を生成することで、全膜厚約25nmの $\text{SiO}_2$  膜16 (化学酸化膜) を均一に形成した (図22(d))。

[0335] この場合も、実施形態1 (実施例1) と同様、上述の第1及び第2の化学酸化膜を形成する各酸化過程を通じて、最初の40% (wt) の硝酸水溶液中で形成された第1の化学酸化膜の $\text{SiO}_2$  膜に存在するポアが硝酸の分解のサイトになって、つまり、ポアで比較的原子密度の低い (原子密度 $2.22 \times 10^{22}$  原子/cm<sup>3</sup> 程度)、上記第1の化学酸化膜の $\text{SiO}_2$  膜が触媒となって、第2の化学酸化膜を形成する硝酸酸化が順次進行して、第1の化学酸化膜よりも少し密度の高い (原子密度 $2.34 \times 10^{22}$  原子/cm<sup>3</sup> 程度)、第1の化学酸化膜よりも厚い第2の化学酸化膜 ( $\text{SiO}_2$  膜) が生成される。

[0336] ついで、この二酸化シリコン膜 (化学酸化 $\text{SiO}_2$  膜) 上に金属膜 (Al電極層) 17を形

成した。このAl電極層17は、1% (wt) のシリコンを含むアルミニウムを、周知の抵抗加熱蒸着法で膜厚約200nmに堆積した(図22(e))。このAl電極層に代えて、多結晶シリコン(ポリシリコン)の電極材料を付着させて用いることもできる。

[0337] その後、所望の形状にパターンニングして、Al電極を形成することで、MOSキャパシタを製造した(図22(f))。

[0338] 本実施形態で得られたMOSキャパシタの諸特性は、いずれも上述の実施形態1(実施例1)の場合と同様に、高性能、高安定性を呈するものであった。

[0339] なお、酸化性溶液としては、硝酸水溶液を用いた例で述べたが、これに代えて、過塩素酸と水との混合物である過塩素酸水溶液、硫酸と水との混合物である硫酸水溶液、王水及びこれらの混合溶液(共沸混合物を含む)の群から選ばれた少なくとも1つの水溶液を用いることもできる。

[0340] なお、本実施形態では、上述の二酸化シリコン膜116(化学酸化膜;  $\text{SiO}_2$  膜)の一部を窒化処理で厚さ0.3〜0.5nmの窒化シリコン膜に転化した複合膜で用いることも可能である。

[0341] 本実施形態ではMOSキャパシタを例に述べたが、薄膜トランジスタ(TFT)のゲート絶縁膜を形成する場合、この積層二酸化シリコン膜あるいは積層二酸化シリコン膜の中間に窒化シリコン含有膜を介在させたものは、界面準位の少ない高性能な絶縁膜が得られ、たとえば大規模集積回路(LSI)や電荷結合デバイス(CCD)などに用いることができる。また、多結晶シリコン電極材料などを配線に用いて形成する多層配線構造の層間絶縁膜あるいはフラッシュメモリ等のメモリの容量絶縁膜として用いることができ、この分野での利用が十分に期待できる。

[0342] また、本実施形態では、シリコン基板111として多結晶シリコン基板を用いて、MOSキャパシタを製造する例で説明したが、ここで述べた各工程は、単結晶シリコン基板を用いる場合も勿論、ガラス基板上やPETなどの基板上の多結晶(微結晶を含む)シリコンあるいは非晶質シリコンによって薄膜トランジスタ(TFT)を形成する場合にも適用できる。特に、本実施形態では、200℃以下での化学酸化膜の形成が可能であるため、フレキシブルな液晶ディスプレイの製造におけるTFTの形成にも好適に利用することができる。



- [0343] さらに、上述の各工程は、MOSキャパシタを製造する場合に限らず、ゲート絶縁膜に、本実施形態で形成された二酸化シリコン膜またはこの上にCVD法で形成された $\text{SiO}_2$ 膜を持つ積層二酸化シリコン膜あるいは上記積層二酸化シリコン膜の中間に窒化シリコン含有膜を介在させた多層膜のいずれかを用いるMOSTランジスタ、大規模集積回路(LSI)、および電荷結合デバイス(CCD)などでのゲート絶縁膜や層間絶縁膜などにも適用可能である。
- [0344] 本実施形態では、上述の二酸化シリコン膜15の形成に加えて、表面への窒化シリコン含有膜形成処理あるいは窒素プラズマ中での窒化処理によって上記二酸化シリコン膜15表面に窒化シリコン含有膜を形成すること、さらに、上記二酸化シリコン膜15上あるいは上記窒化シリコン含有膜上へ重ねて、CVD法などで厚い $\text{SiO}_2$ 等の絶縁膜を形成することも可能である。
- [0345] また、本実施形態では、被処理用基板として、多結晶シリコンからなるシリコン基板111を用いてMOSキャパシタを製造する例で説明したが、ここで述べた各工程は、単結晶シリコン基板を用いる場合も勿論、ガラス基板上やPETなどの基板上の多結晶(微結晶を含む)シリコンあるいは非晶質シリコン、炭化シリコン、シリコン・ゲルマニウムなどで薄膜トランジスタ(TFT)を形成する場合にも、十分に適用できる。
- [0346] 本発明は上述した実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態のそれぞれに開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。例えば、実施の形態2および3に記載の酸化は、実施の形態1のような連続酸化でも、不連続酸化でもよい。
- [0347] 尚、発明を実施するための最良の形態の項においてなした具体的な実施態様または実施例は、あくまでも、本発明の技術内容を明らかにするものであって、そのような具体例にのみ限定して狭義に解釈されるべきものではなく、本発明の精神と次に記載する特許請求の範囲内で、いろいろと変更して実施することができるものである。
- 産業上の利用の可能性
- [0348] 本発明の薄膜トランジスタの製造方法は、以上のように、表面に化学酸化膜を形成すべき基板を、活性酸化種を含む酸化性溶液に浸漬し、前記基板を直接酸化するこ

とにより化学酸化膜を形成する酸化膜形成工程を有している。それゆえ、化学酸化膜を形成すべき全領域に渡って、膜厚が均一な化学酸化膜を形成できる。従って、信頼性の高い高品質な化学酸化膜を備えた薄膜トランジスタを製造できる。

[0349] それゆえ、本発明によれば、例えば、200℃以下の低温で高品質のゲート酸化膜等の化学酸化膜を備えた薄膜トランジスタを製造できるため、PET等の融点の低い基板を備えたフレキシブルな基板(例えば、プラスチック;ポリエチレンテレフタレート(PET))を有するフレキシブルな液晶ディスプレイやIC等に利用することが可能であり、広範囲な電気機械産業において利用することができる。

[0350] また、本発明によれば、低温で高品質の化学酸化膜を所望の厚い被膜に形成すること、およびそのような化学酸化膜を備えた半導体装置を製造できるため、広範囲な電気機械産業において利用することができる。

## 請求の範囲

- [1] 酸化膜を備えた薄膜トランジスタの製造方法において、  
表面に化学酸化膜を形成すべき基板を、活性酸化種を含む酸化性溶液に浸漬し、前記基板を直接酸化することにより化学酸化膜を形成する酸化膜形成工程を有することを特徴とする薄膜トランジスタの製造方法。
- [2] 上記酸化膜形成工程は、上記活性酸化種を、酸化性溶液の加熱、あるいは酸化性溶液の電気分解によって形成することを特徴とする請求項1に記載の薄膜トランジスタの製造方法。
- [3] 上記酸化膜形成工程では、  
上記基板を、濃度の異なる上記酸化性溶液に浸漬するとともに、  
上記酸化性溶液の濃度を、低濃度酸化性溶液から高濃度酸化性溶液に変化させることを特徴とする請求項1または2に記載の薄膜トランジスタの製造方法。
- [4] 上記低濃度酸化性溶液の濃度が、共沸濃度未満であり、  
上記高濃度酸化性溶液の濃度が、共沸濃度であることを特徴とする請求項1または2に記載の薄膜トランジスタの製造方法。
- [5] 上記酸化膜形成工程は、上記低濃度酸化性溶液を濃縮して、上記高濃度酸化性溶液とすることを特徴とする請求項2、3または4に記載の薄膜トランジスタの製造方法。
- [6] 上記酸化膜形成工程は、上記化学酸化膜を形成すべき基板に電圧を印加して行うことにより、上記基板表面で、化学酸化膜を成長させることを特徴とする請求項1または2に記載の薄膜トランジスタの製造方法。
- [7] 上記化学酸化膜を形成すべき基板が、表面に、単結晶シリコン、多結晶シリコン、非晶質シリコン、連続粒界結晶シリコン、炭化シリコンおよびシリコン・ゲルマニウムから選ばれる少なくとも1つを備えていることを特徴とする請求項1〜6のいずれか1項に記載の薄膜トランジスタの製造方法。
- [8] 上記酸化性溶液が、硝酸、過塩素酸、硫酸、オゾン溶解水、過酸化水素水、塩酸と過酸化水素水との混合溶液、硫酸と過酸化水素水との混合溶液、アンモニア水と過酸化水素水との混合溶液、硫酸と硝酸との混合溶液、王水、および沸騰水の群から

- 選ばれた少なくとも1つの溶液、その気体、またはそれらの混合溶液からなることを特徴とする請求項1〜7のいずれか1項に記載の薄膜トランジスタの製造方法。
- [9] 上記酸化性溶液が、共沸混合物であることを特徴とする請求項7に記載の薄膜トランジスタの製造方法。
- [10] 上記酸化性溶液が、水との共沸混合物である共沸硝酸、水との共沸混合物である共沸硫酸、および水との共沸混合物である共沸過塩素酸の群から選ばれた少なくとも1つの溶液からなることを特徴とする請求項9に記載の薄膜トランジスタの製造方法。
- [11] 上記酸化膜形成工程は、200℃以下の温度で行うことを特徴とする請求項1〜10のいずれか1項に記載の薄膜トランジスタの製造方法。
- [12] 上記化学酸化膜を形成後、その化学酸化膜上に、さらに絶縁膜を形成する工程を有することを特徴とする請求項1〜11のいずれか1項に記載の薄膜トランジスタの製造方法。
- [13] 上記酸化膜形成工程は、  
共沸濃度未満の酸化性溶液に基板を浸漬することにより第1酸化膜を形成する工程と、  
上記共沸濃度未満の酸化性溶液に基板を浸漬させた状態で、上記共沸濃度未満の酸化性溶液を、共沸濃度に濃縮することにより、第1酸化膜上に第2酸化膜を形成する工程とを含むことを特徴とする請求項1または2に記載の薄膜トランジスタの製造方法。
- [14] 上記化学酸化膜を形成すべき基板が、表面に、炭化シリコンを備えていることを特徴とする請求項7に記載の薄膜トランジスタの製造方法。
- [15] 上記酸化性溶液が、硝酸であることを特徴とする請求項8に記載の薄膜トランジスタの製造方法。
- [16] 上記酸化膜形成工程の後に、上記化学酸化膜を窒化处理する工程を含むことを特徴とする請求項1〜15のいずれか1項に記載の薄膜トランジスタの製造方法。
- [17] 請求項1〜16のいずれか1項に記載の薄膜トランジスタの製造方法によって得られた薄膜トランジスタであって、

酸化性溶液によって酸化されて形成された化学酸化膜を備えていることを特徴とする薄膜トランジスタ。

- [18] 上記化学酸化膜は、基板側が、原子密度の高い膜になっていることを特徴とする請求項17に記載の薄膜トランジスタ。
- [19] 上記化学酸化膜は、ゲート酸化膜であることを特徴とする請求項17、または18に記載の薄膜トランジスタ。
- [20] 請求項17～19のいずれか1項に記載の薄膜トランジスタを備えた表示装置。
- [21] 膜厚が不均一な酸化膜に対して、請求項1～16のいずれか1項に記載の酸化膜形成工程を行うことによって、上記酸化膜の膜質を改善することを特徴とする酸化膜の改質方法。
- [22] 膜質が不均一な酸化膜に対して、請求項1～16のいずれか1項に記載の酸化膜形成工程を行うことによって、上記酸化膜の膜質を改善することを特徴とする酸化膜の改質方法。
- [23] 半導体に共沸濃度未満の酸化性溶液またはその気体を接触させることにより、上記半導体表面に第1の化学酸化膜を形成する工程と、  
第1の化学酸化膜を形成した半導体に、共沸濃度の酸化性溶液またはその気体を接触させることにより、第2の化学酸化膜を形成する工程とを有することを特徴とする酸化膜の形成方法。
- [24] 半導体の表面に低濃度の酸化性溶液またはその気体を作用させることにより、上記半導体表面に第1の化学酸化膜を形成する工程と、  
高濃度の酸化性溶液またはその気体を作用させることにより、上記第1の化学酸化膜上に第2の化学酸化膜を形成する工程とを有することを特徴とする酸化膜の形成方法。
- [25] 第2の化学酸化膜を形成する工程は、第1の化学酸化膜の形成に用いた酸化性溶液を濃縮しながら行うことを特徴とする請求項23または24に記載の酸化膜の形成方法。
- [26] 第2の化学酸化膜の厚さを、第1の化学酸化膜よりも厚く形成することを特徴とする請求項23、24または25に記載の酸化膜の形成方法。

- [27] 上記第1の化学酸化膜および第2の化学酸化膜を形成する工程は、上記半導体を上記酸化性溶液に浸漬して行うことを特徴とする請求項23〜26のいずれか1項に記載の酸化膜の形成方法。
- [28] 上記半導体が、単結晶シリコン、多結晶シリコン、非晶質シリコン、炭化シリコンおよびシリコン・ゲルマニウムから選ばれる少なくとも1つであることを特徴とする請求項23〜27のいずれか1項に記載の酸化膜の形成方法。
- [29] 上記高濃度の酸化性溶液またはその気体が、共沸濃度の酸化性溶液またはその気体であることを特徴とする請求項24に記載の酸化膜の形成方法。
- [30] 上記酸化性溶液またはその気体が、硝酸、過塩素酸、硫酸、オゾン溶解水、過酸化水素水、塩酸と過酸化水素水との混合溶液、硫酸と過酸化水素水との混合溶液、アンモニア水と過酸化水素水との混合溶液、硫酸と硝酸との混合溶液、王水、および沸騰水の群から選ばれた少なくとも1つの溶液、その気体、またはそれらの混合物からなることを特徴とする請求項23〜29のいずれか1項に記載の酸化膜の形成方法。
- [31] 上記低濃度の酸化性溶液またはその気体が、硝酸水溶液、硫酸水溶液および過塩素酸水溶液の群の少なくとも1つで共沸濃度未満の濃度の溶液またはその気体から選ばれ、  
上記高濃度の酸化性溶液またはその気体が、上記水溶液群中の少なくとも1つで共沸濃度の溶液またはその気体から選ばれたことを特徴とする請求項24に記載の酸化膜の形成方法。
- [32] 上記半導体の表面に化学酸化膜を形成した後、上記化学酸化膜を窒化処理する工程を含む請求項23〜31のいずれか1項に記載の酸化膜の形成方法。
- [33] 請求項23〜32のいずれか1項に記載の酸化膜の形成方法によって化学酸化膜を形成する酸化膜形成工程を有することを特徴とする半導体装置の製造方法。
- [34] 半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、上記半導体表面に第1の化学酸化膜を形成する工程及び高濃度の酸化性溶液またはその気体を作用させて上記第1の化学酸化膜上に第2の化学酸化膜を形成する工程をそなえたことを特徴とする半導体装置の製造方法。

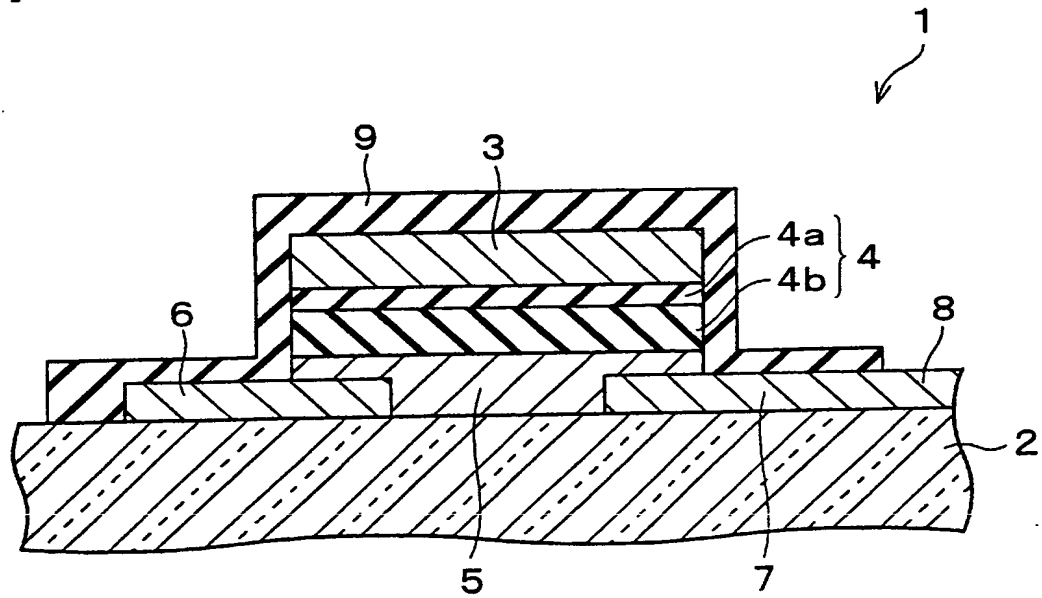
- [35] 上記低濃度の酸化性溶液またはその気体が、硝酸、過塩素酸、硫酸から選ばれた少なくとも1つと水との混合物の群から選ばれて共沸濃度より低い濃度範囲に選定され、
- 上記高濃度の酸化性溶液またはその気体が、上記混合物の群中から選ばれて上記低濃度の濃度範囲の設定値を超えた高濃度に選定されることを特徴とする請求項34に記載の半導体装置の製造方法。
- [36] 上記高濃度の酸化性溶液またはその気体が、水との共沸混合物である共沸硝酸、水との共沸混合物である共沸硫酸、および水との共沸混合物である共沸過塩素酸の群から選ばれた少なくとも1つの溶液またはその気体からなることを特徴とする請求項34または35に記載の半導体装置の製造方法。
- [37] 上記半導体が単結晶シリコン、多結晶シリコン、非晶質シリコン、炭化シリコンおよびシリコン・ゲルマニウムから選ばれる少なくとも1つからなることを特徴とする請求項34～36のいずれか1項に記載の半導体装置の製造方法。
- [38] 上記半導体の表面に化学酸化膜を形成した後、上記化学酸化膜を窒化処理する工程を含む請求項34～37のいずれか1項に記載の半導体装置の製造方法。
- [39] 上記半導体の表面に化学酸化膜を形成した後、または、上記化学酸化膜を窒化処理した後、化学気相成長(CVD)による酸化膜、窒化シリコン膜、高誘電体膜および強誘電体膜の少なくとも一つの被膜を形成する工程を有することを特徴とする請求項34～38のいずれか1項に記載の半導体装置の製造方法。
- [40] 請求項33～39のいずれか1項に記載の半導体装置の製造方法によって得られた半導体装置であって、
- 上記酸化性溶液によって半導体が酸化された化学酸化膜を備えていることを特徴とする半導体装置。
- [41] 半導体の表面に低濃度の酸化性溶液またはその気体を作用させて、上記半導体表面に第1の化学酸化膜を形成する機能および高濃度の酸化性溶液またはその気体を作用させて上記第1の化学酸化膜上に第2の化学酸化膜を形成する機能を備えていることを特徴とする半導体装置の製造装置。
- [42] 半導体表面に化学酸化膜を形成する酸化膜形成部を有する半導体装置の製造装

置において、

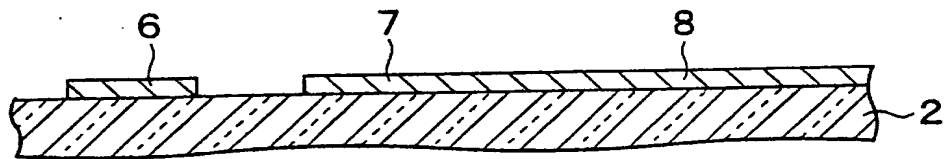
上記酸化膜形成部は、請求項23～32のいずれか1項に記載の酸化膜の形成方法、または、請求項33～39のいずれか1項に記載の半導体装置の製造方法によって、半導体表面で化学酸化膜を形成する機能を有することを特徴とする半導体装置の製造装置。



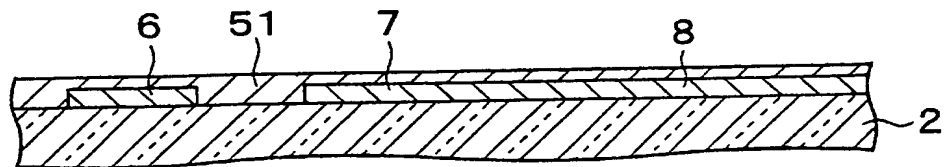
[図1]



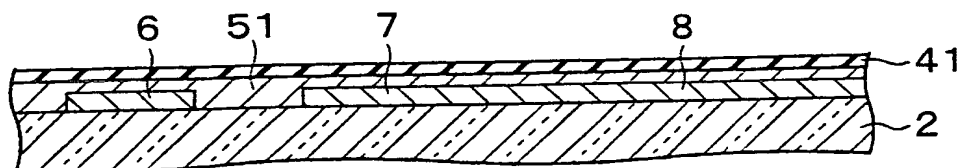
[図2(a)]



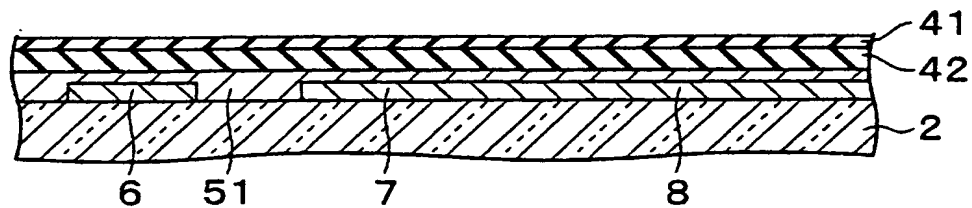
[図2(b)]



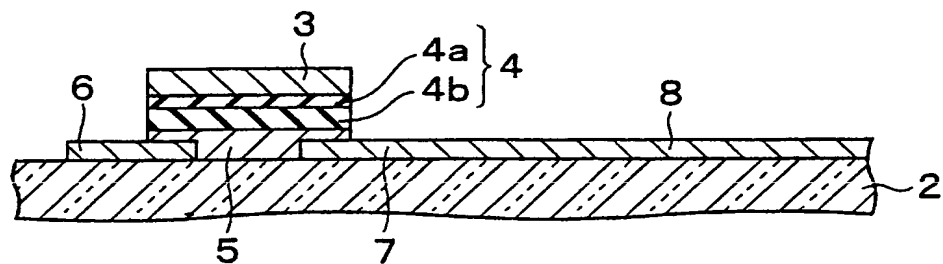
[図2(c)]



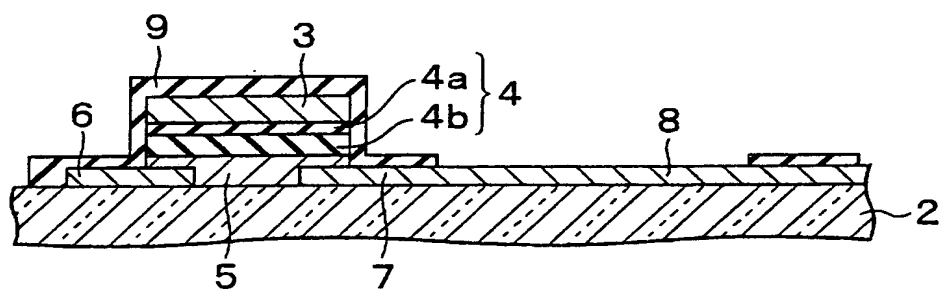
[図2(d)]



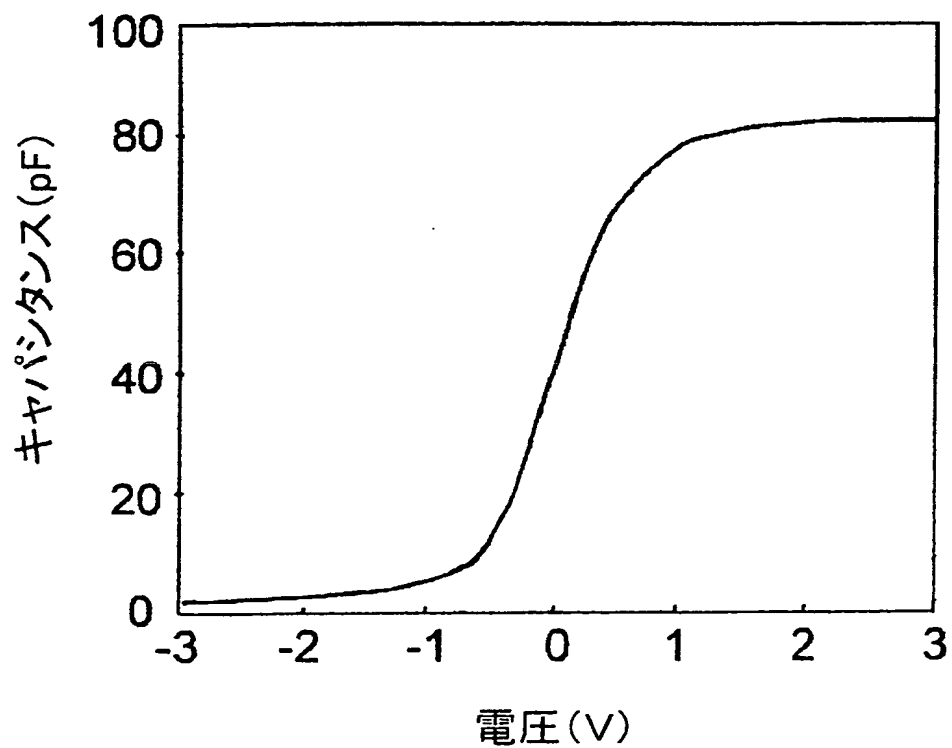
[図2(e)]



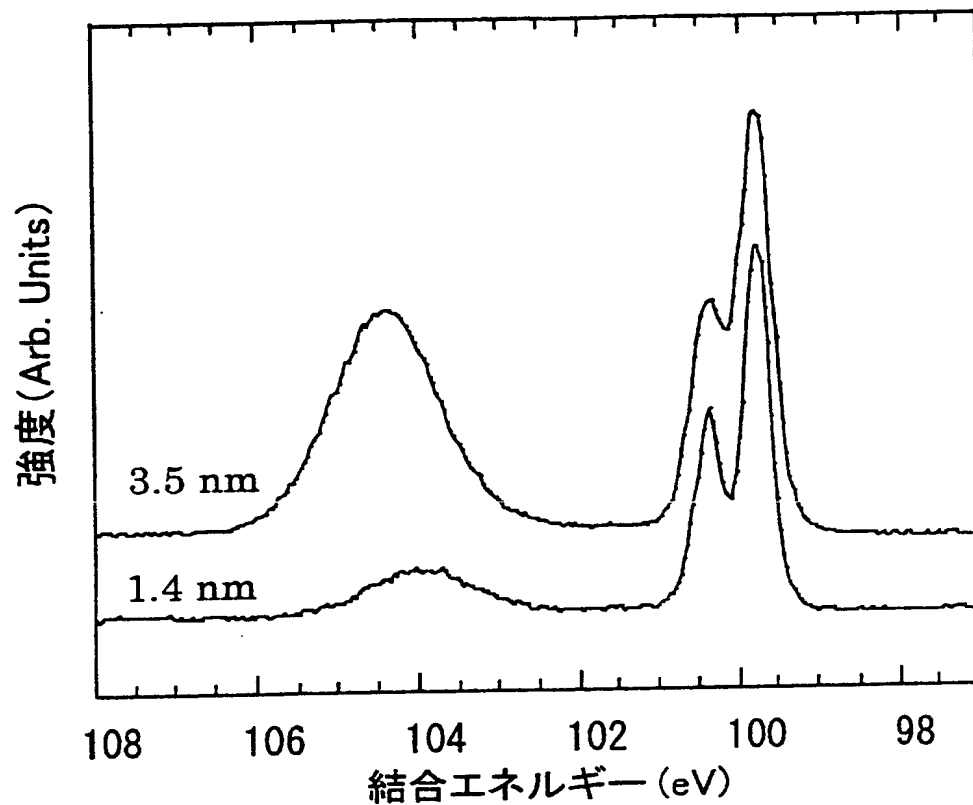
[図2(f)]



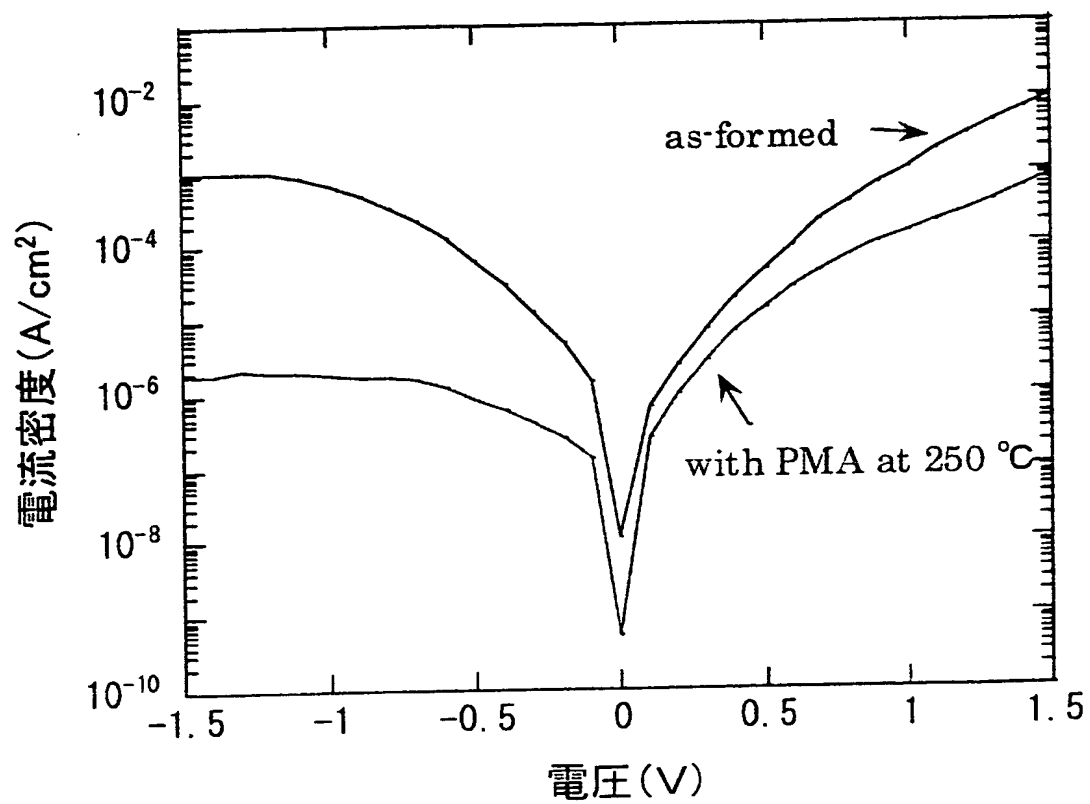
[図3]



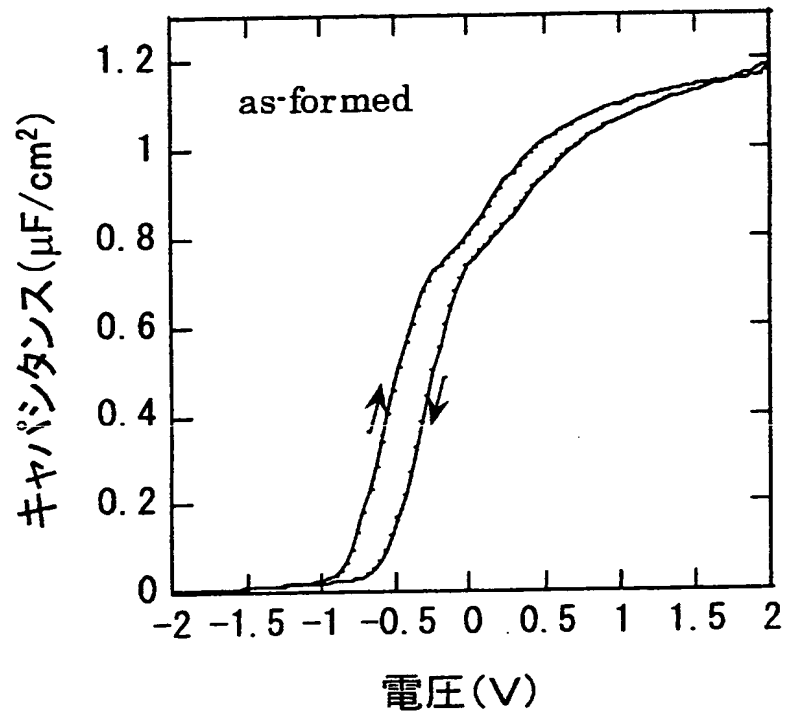
[図4]



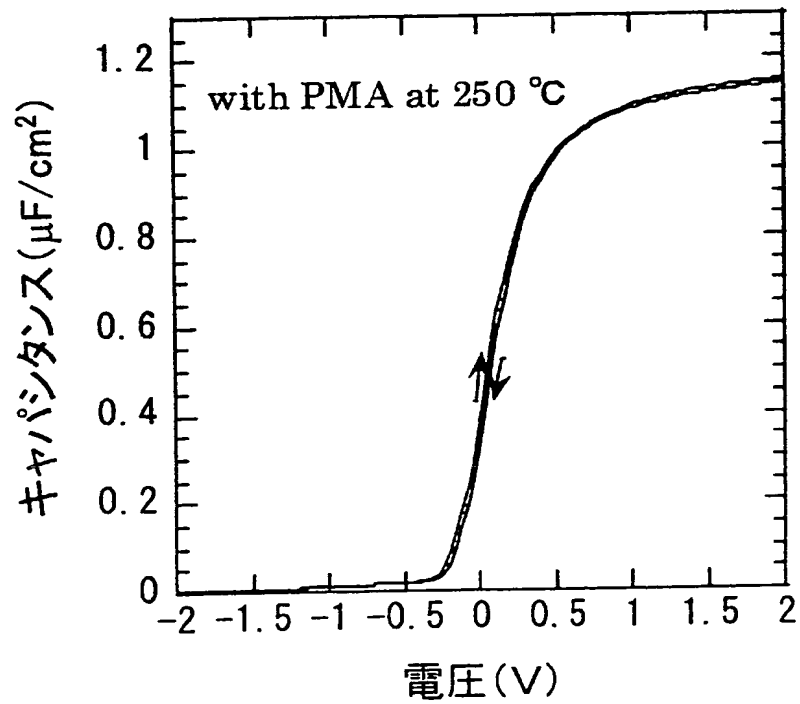
[図5]



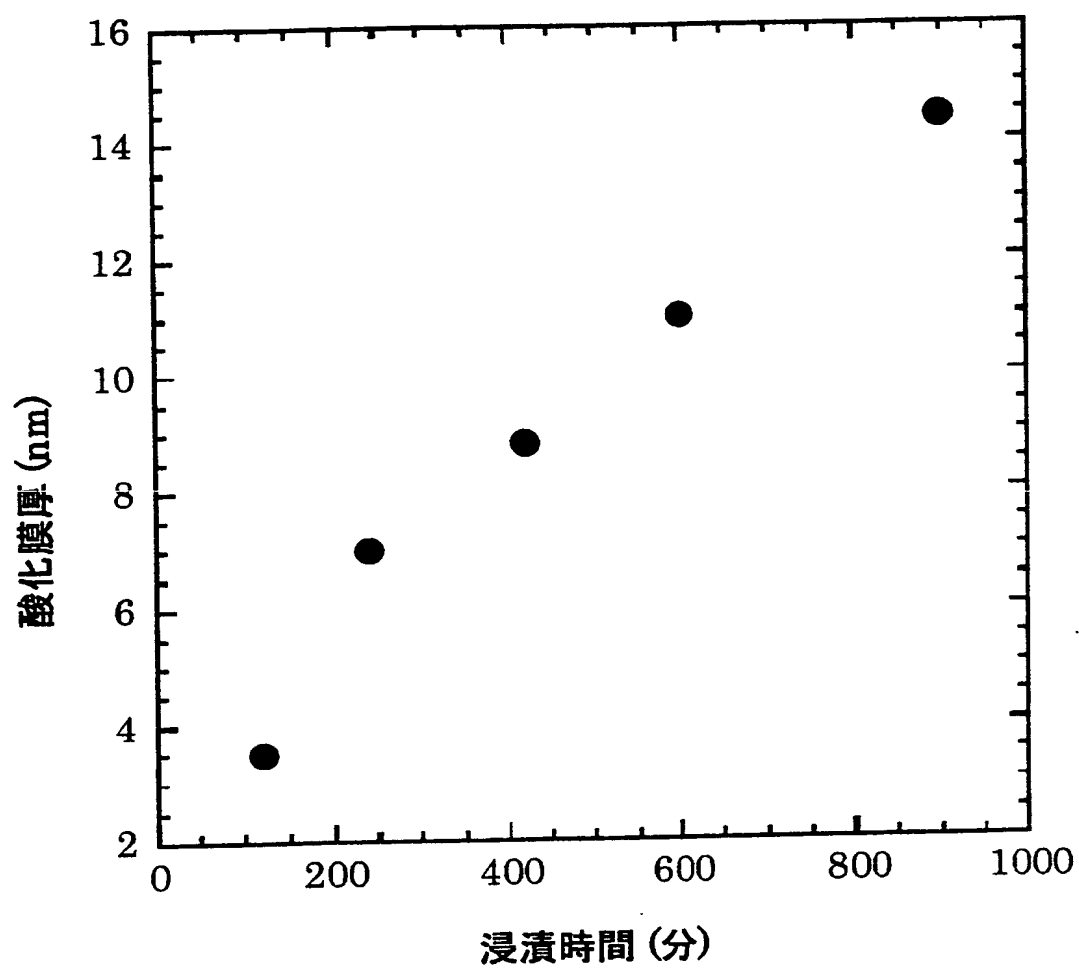
[図6]



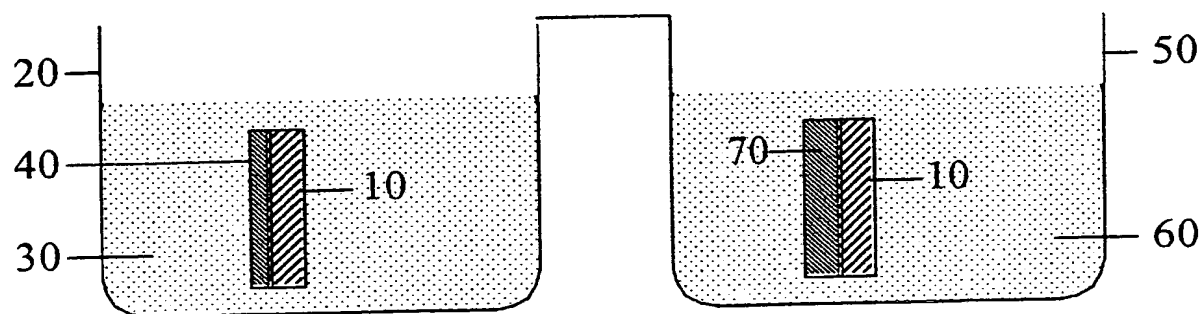
[図7]



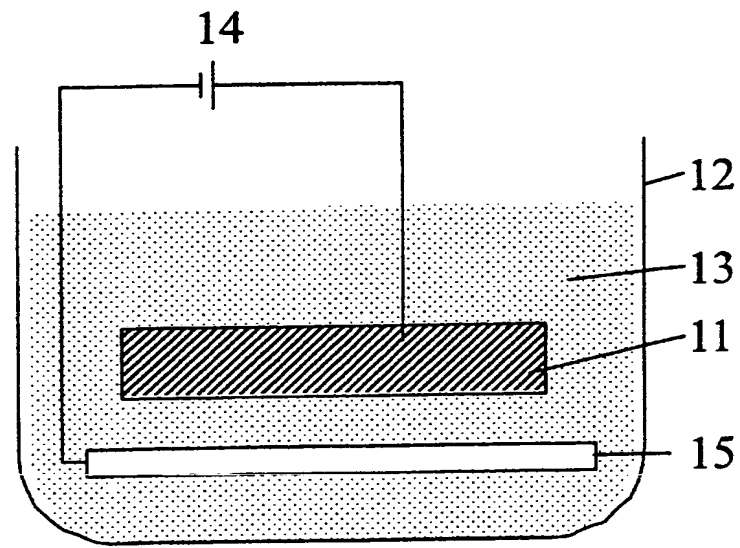
[図8]



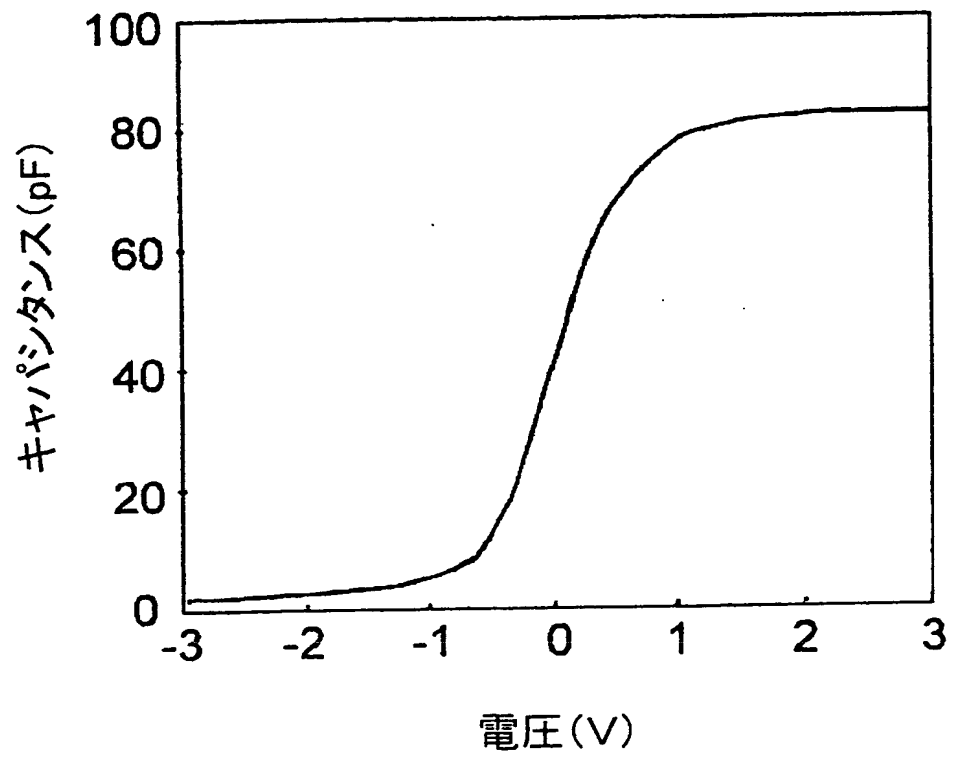
[図9]



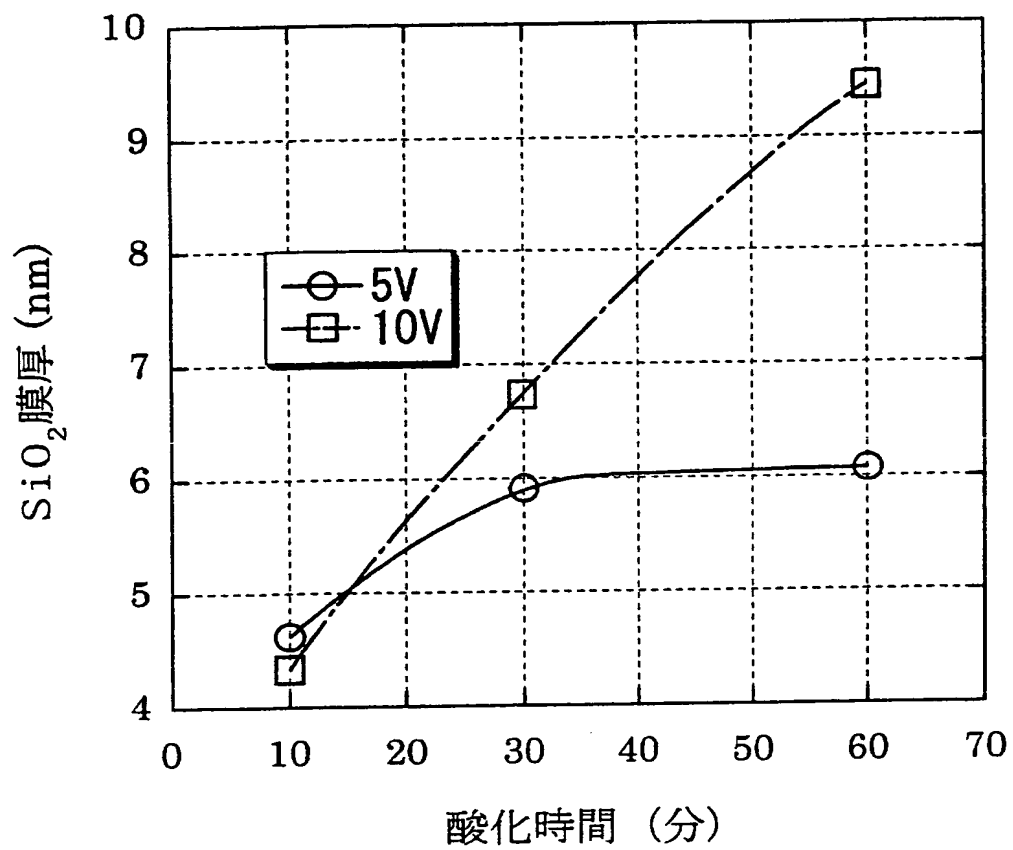
[図10]



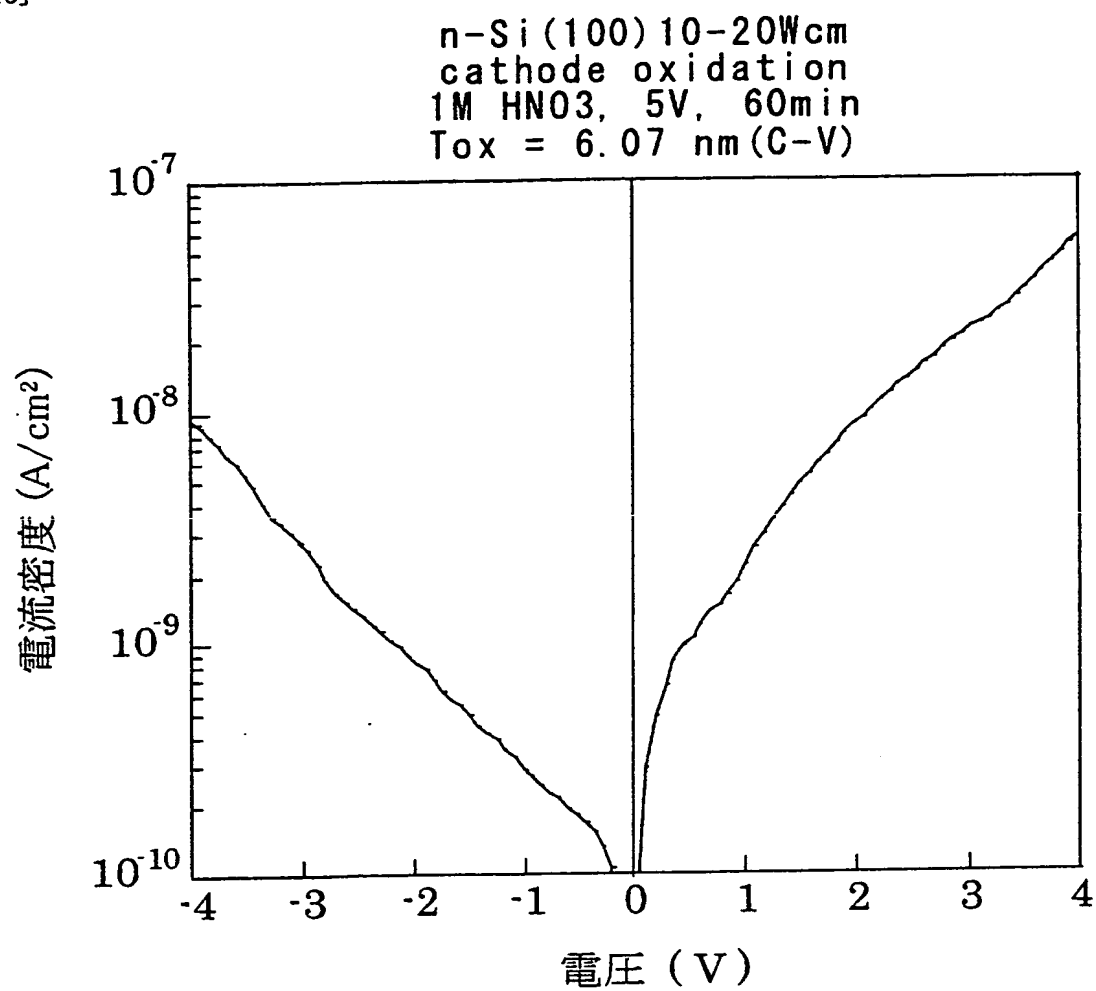
[図11]



[図12]

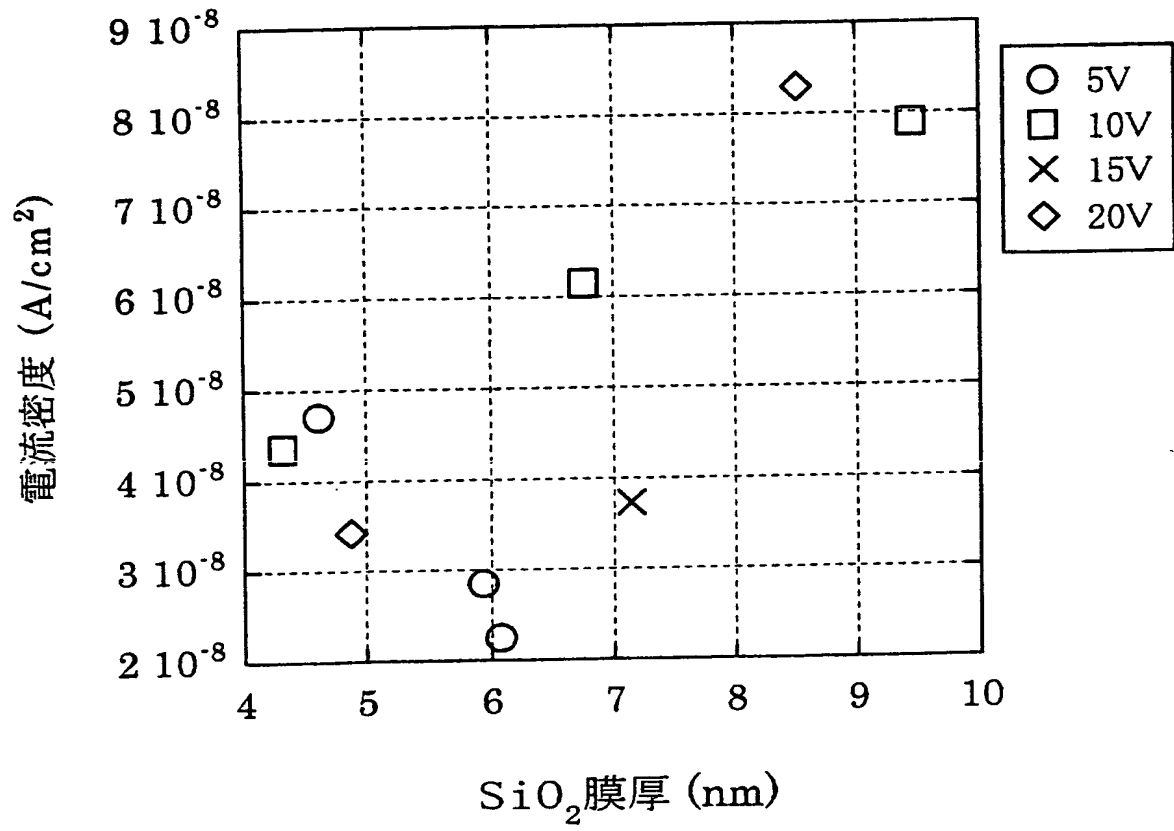


[図13]

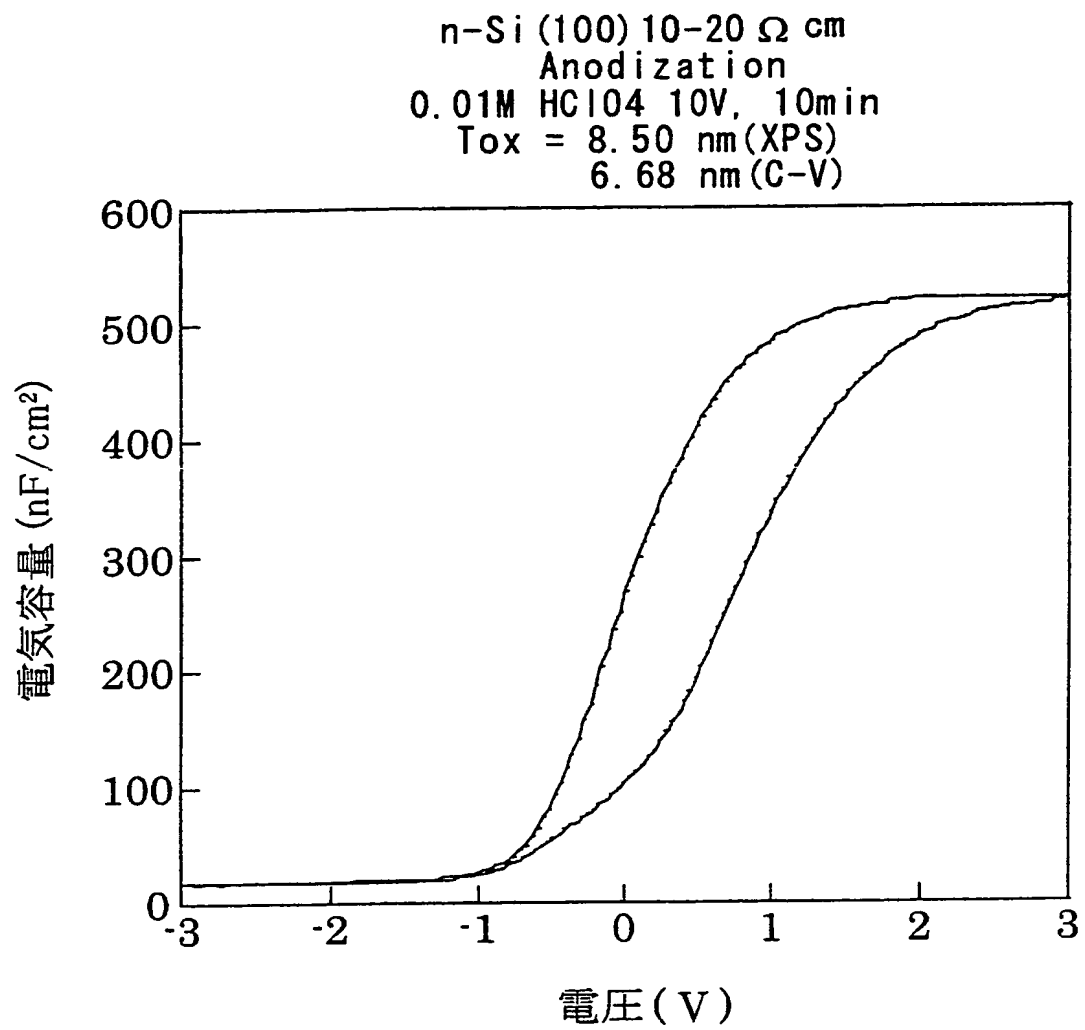




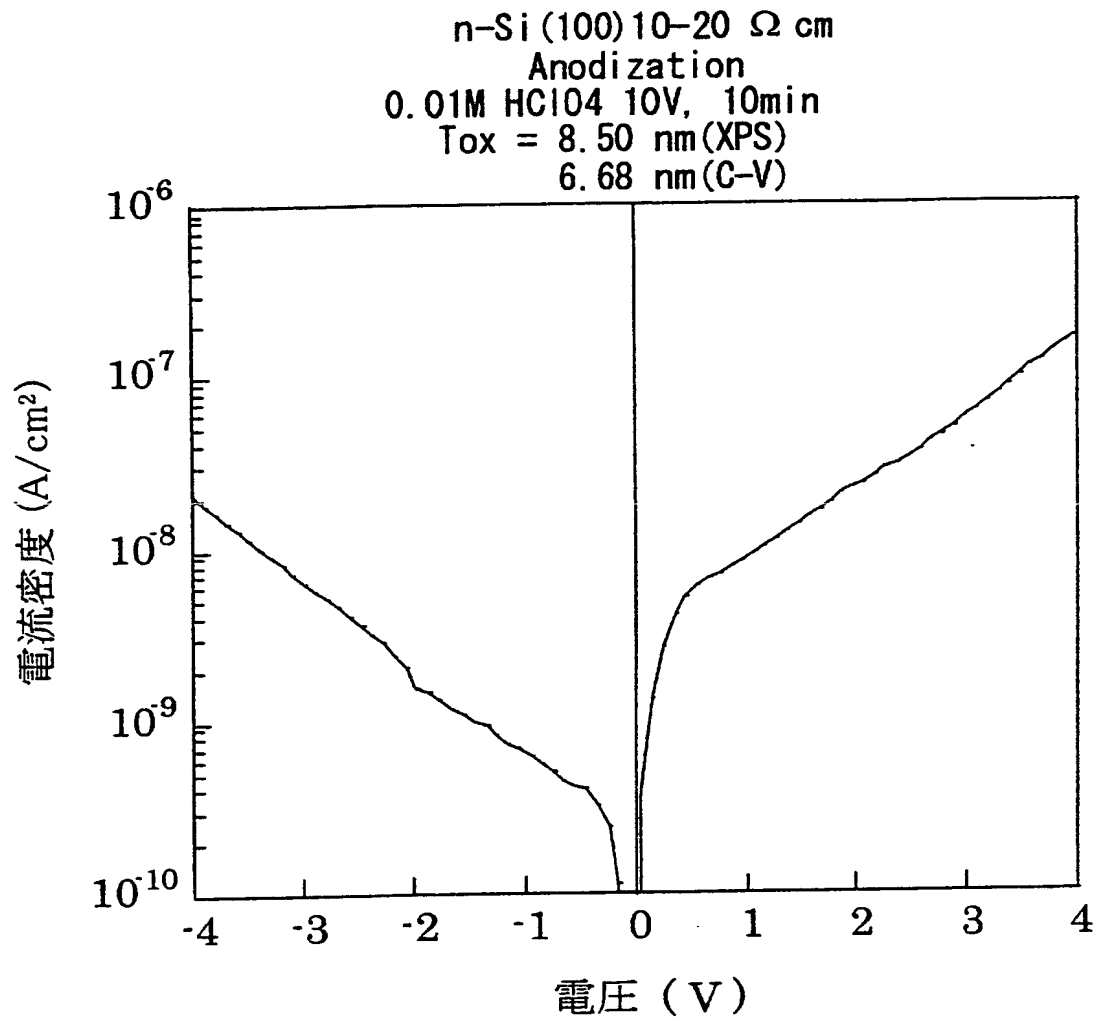
[図14]



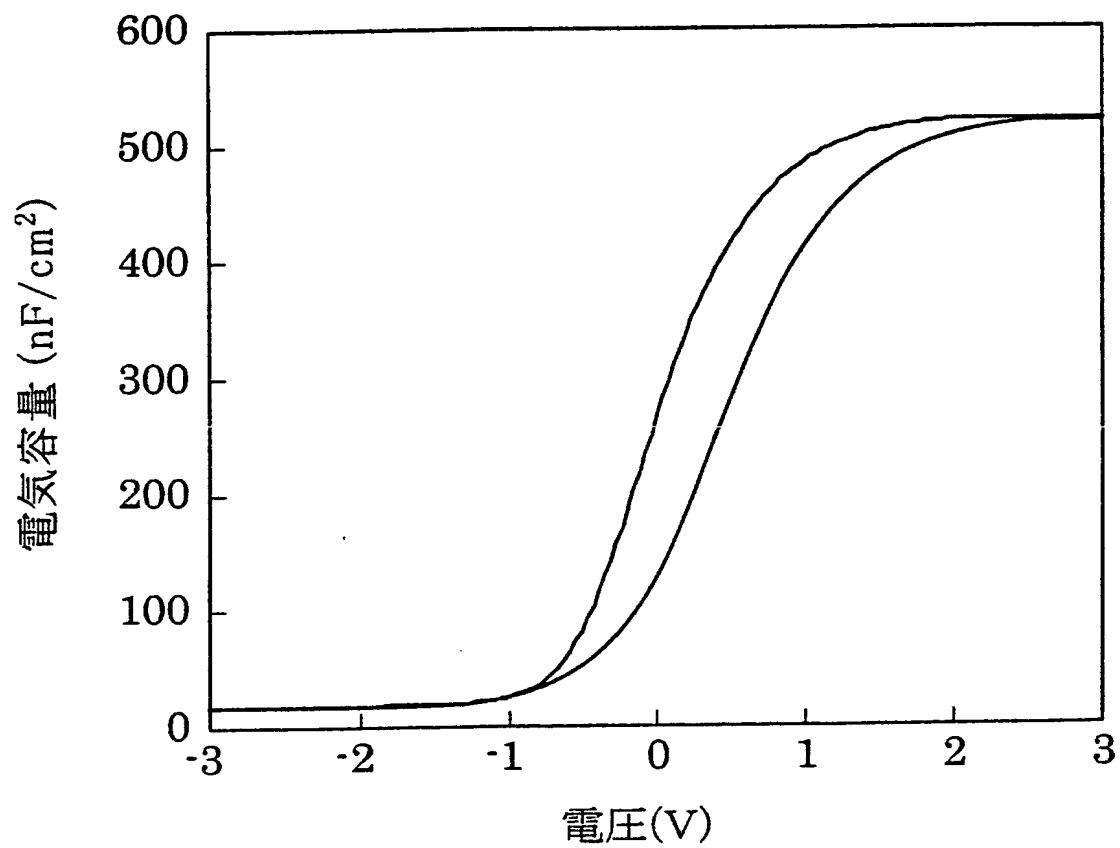
[図15]



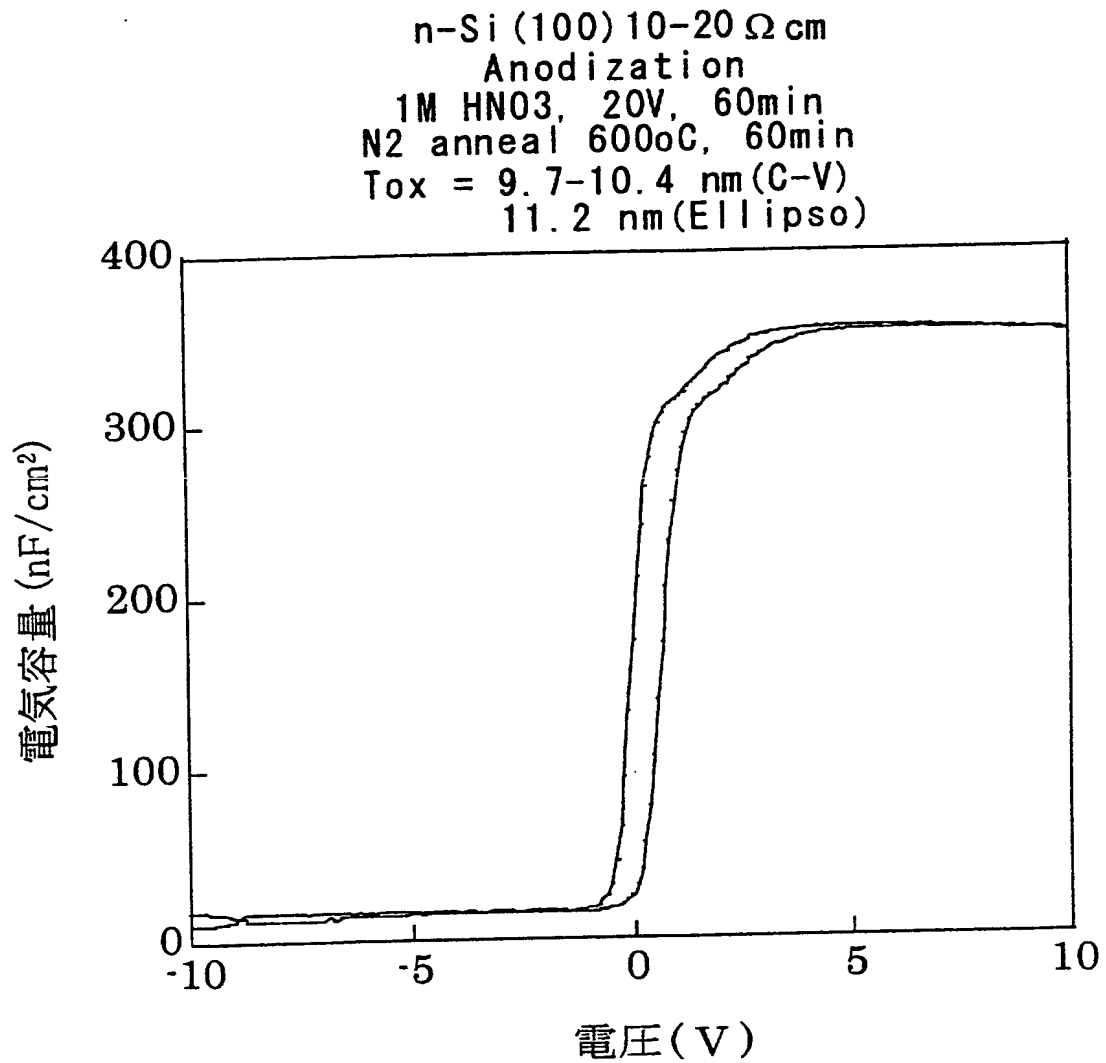
[図16]



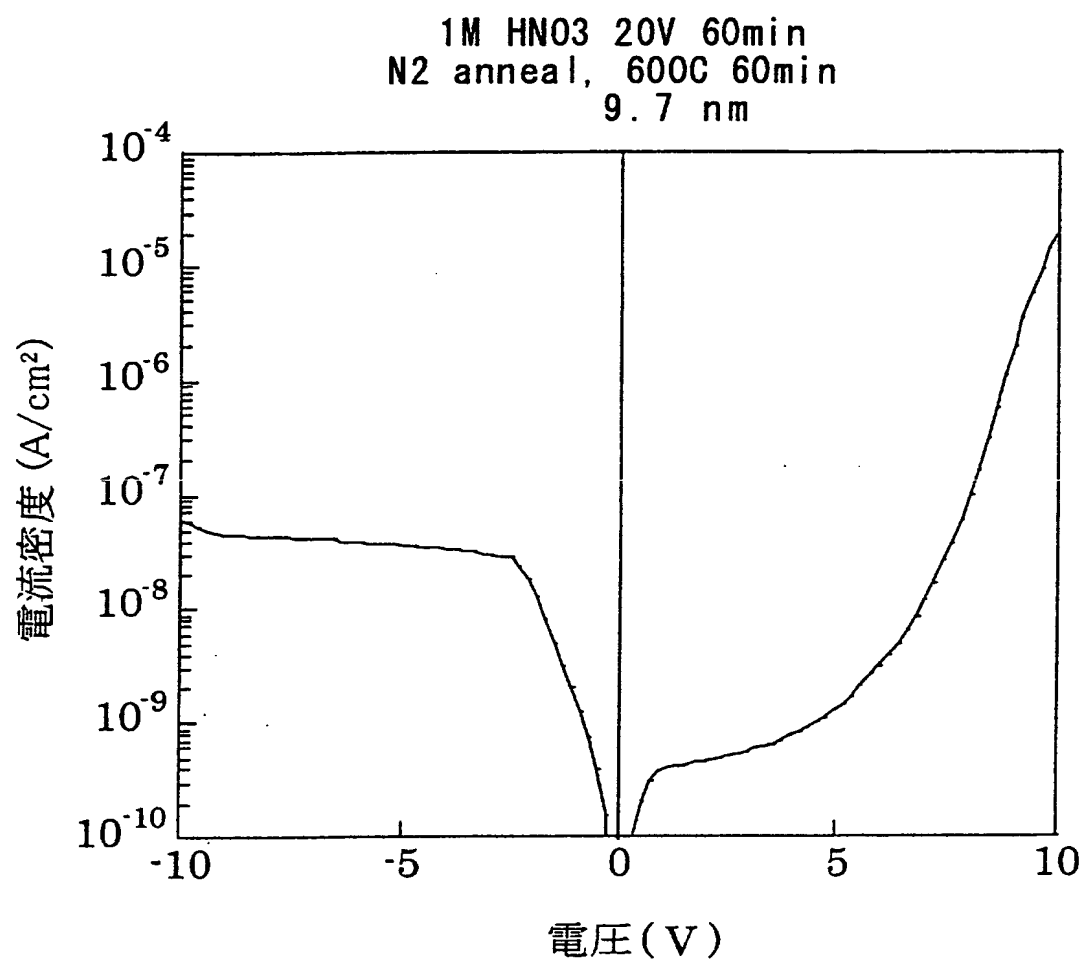
[図17]



[図18]



[図19]

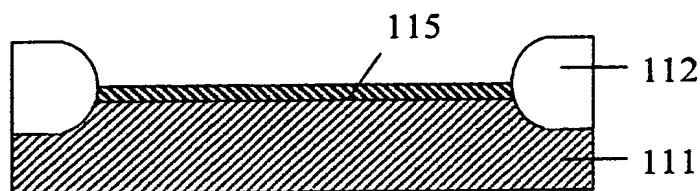




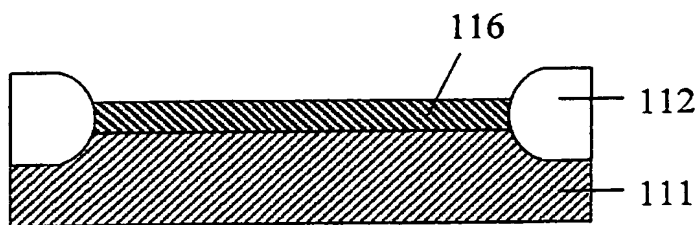
[図22(b)]



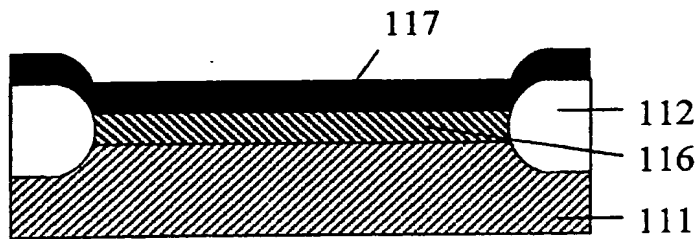
[図22(c)]



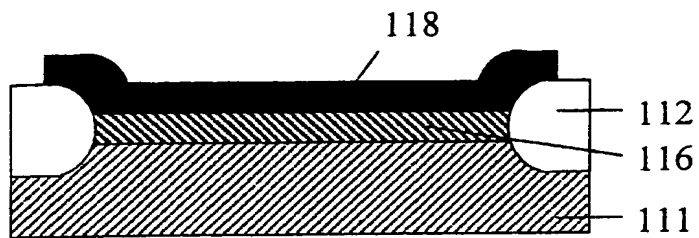
[図22(d)]



[図22(e)]

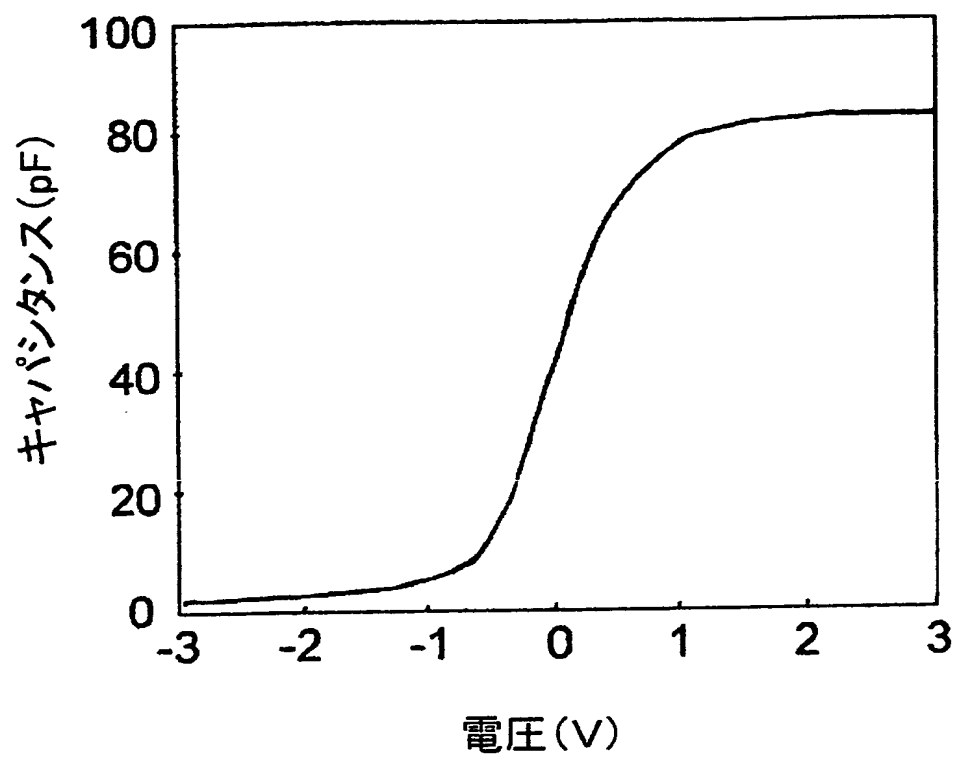


[図22(f)]

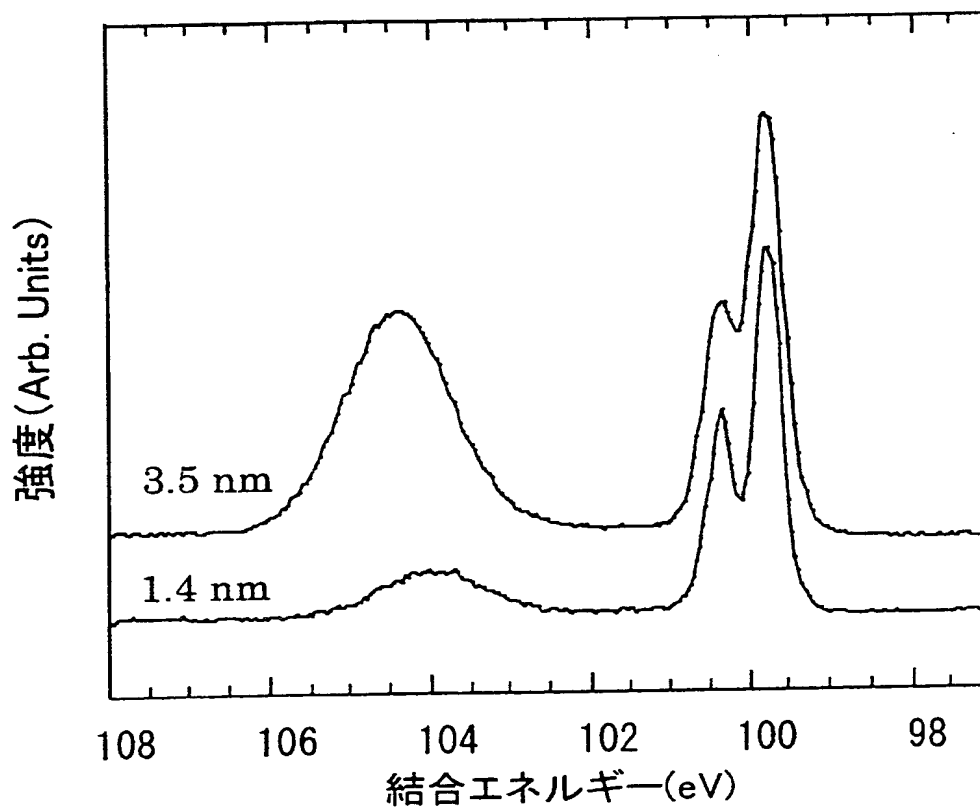




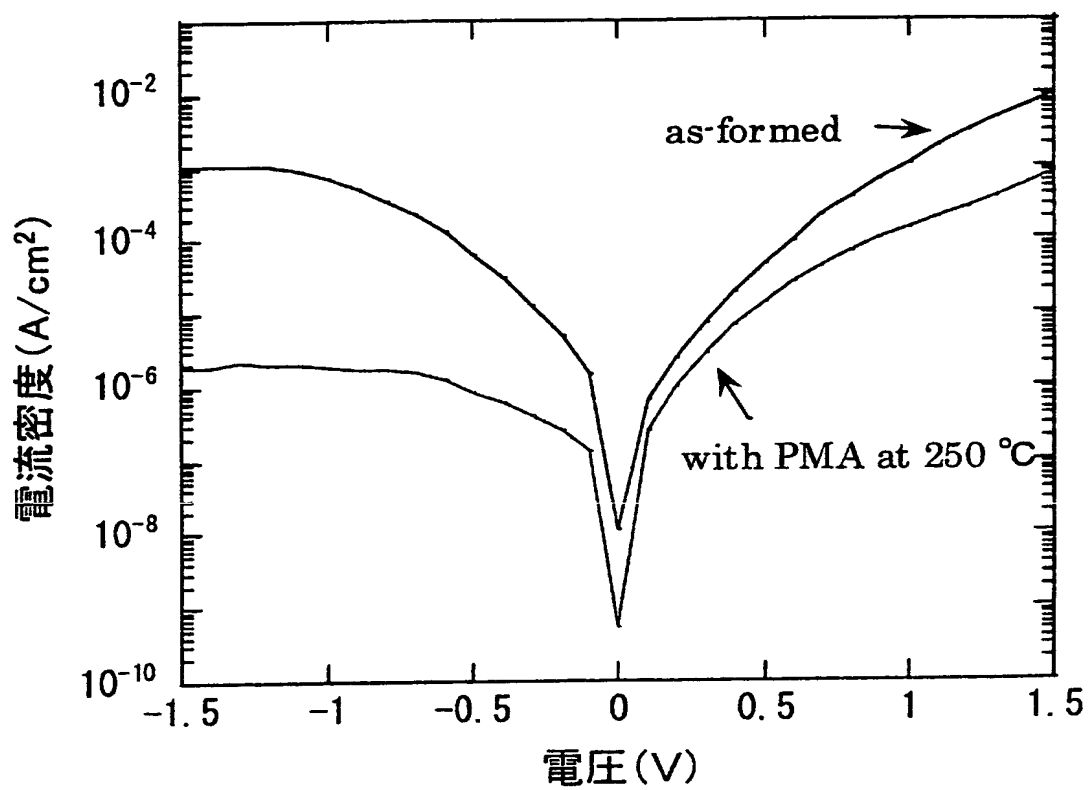
[図23]



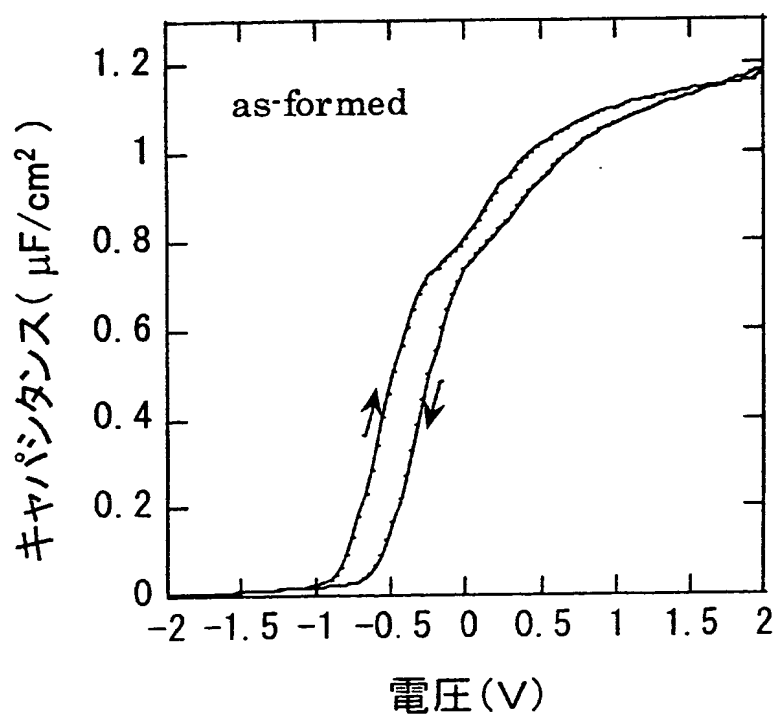
[図24]



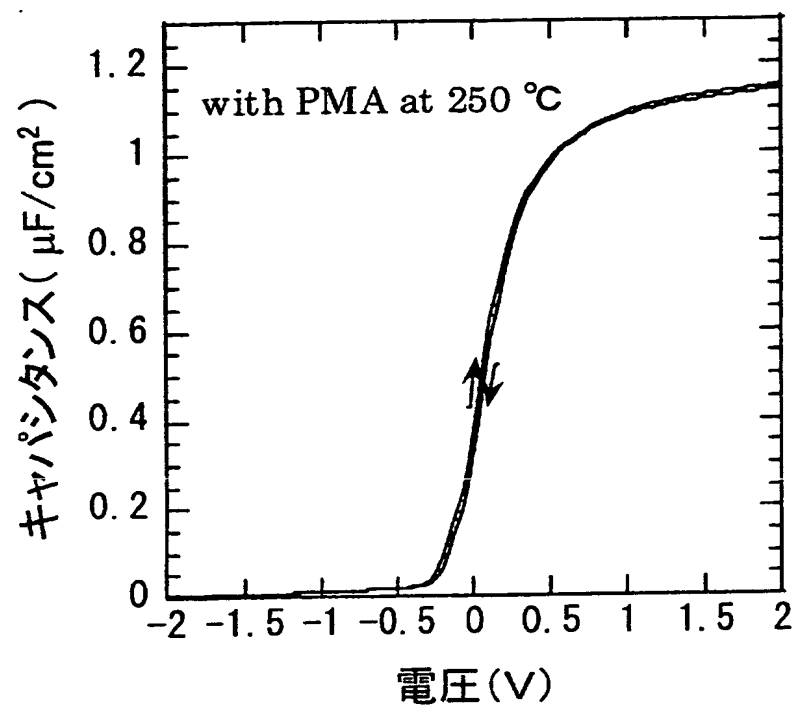
[図25]



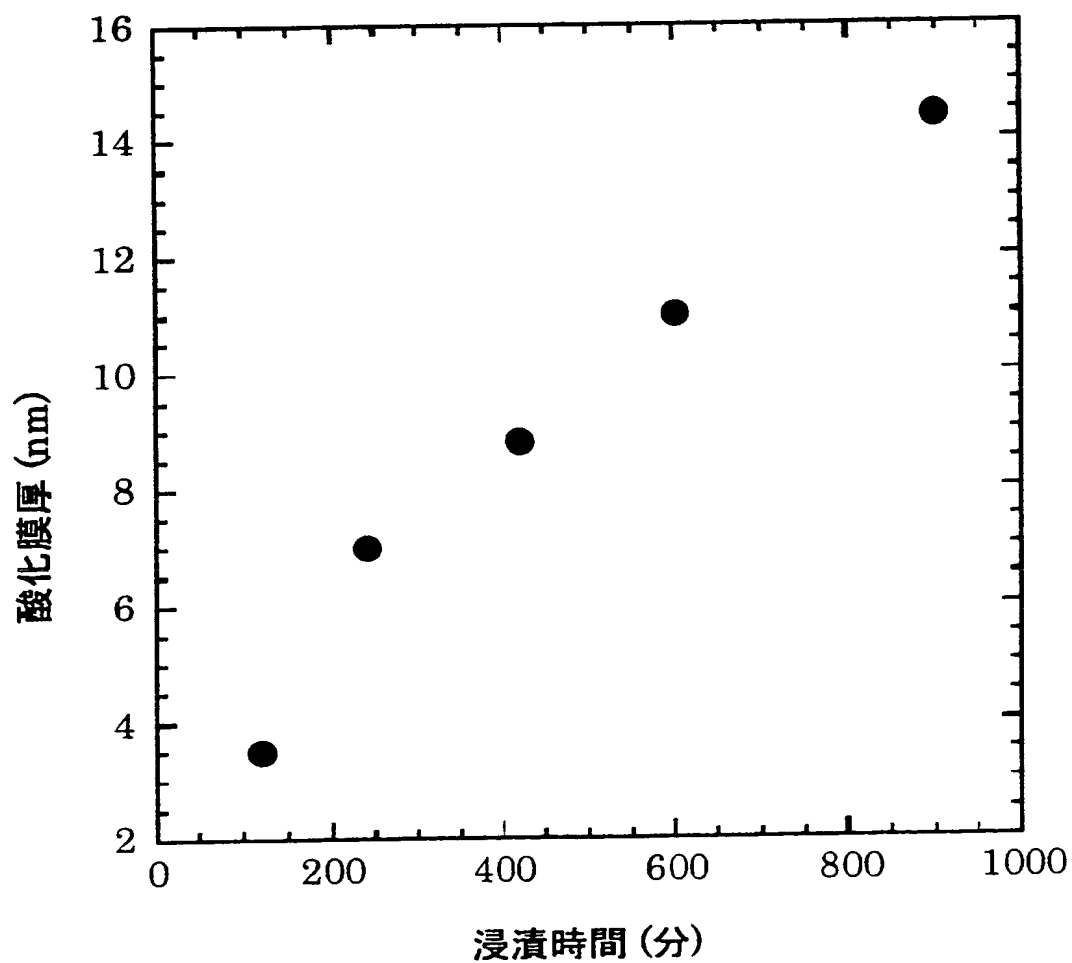
[図26]



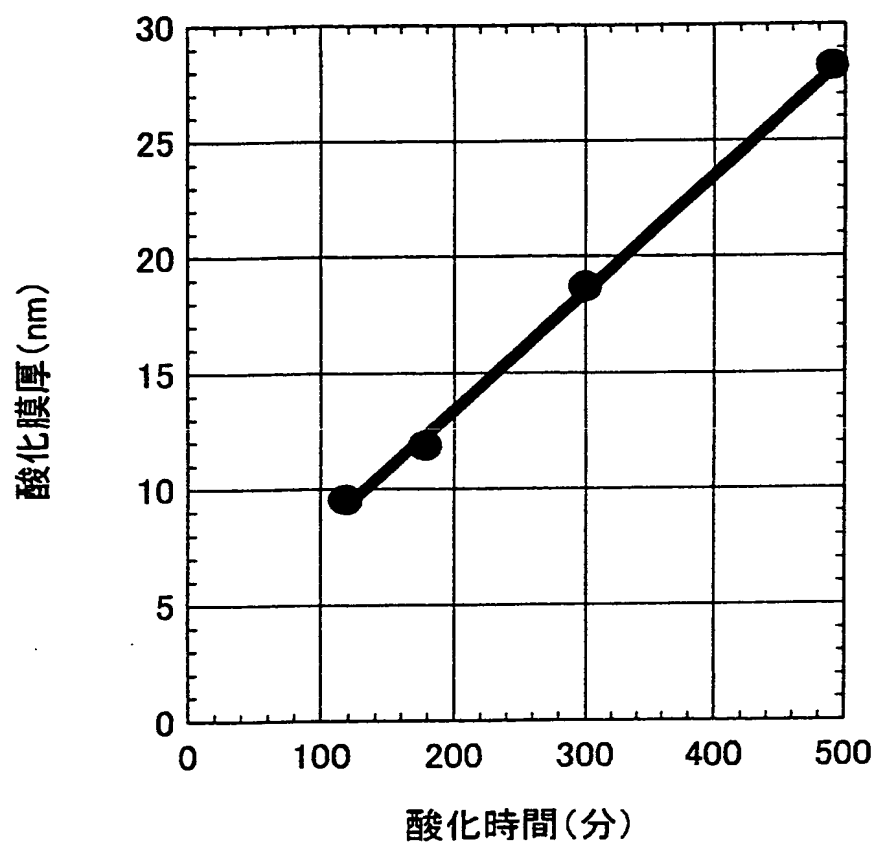
[図27]



[図28]



[図29]



[図30]

